

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

500.40686X00

44
JC978 U.S. PRO
09/961176



Applicant(s): HIYAMA, et al.
Serial No.: Not yet assigned
Filed: September 24, 2001
Title: IMAGE DISPLAY SYSTEM AND IMAGE INFORMATION
TRANSMISSION METHOD
Group: Not yet assigned

LETTER CLAIMING RIGHT OF PRIORITY

Honorable Commissioner of
Patents and Trademarks
Washington, D.C. 20231

September 24, 2001

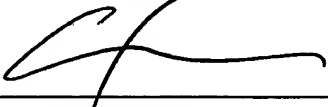
Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55, the
applicant(s) hereby claim(s) the right of priority based on
Japanese Patent Application No.(s) 2001-030374, filed
February 7, 2001.

A certified copy of said Japanese Application is
attached.

Respectfully submitted,

ANTONELLI, TERRY, STOUT & KRAUS, LLP



Carl I. Brundidge
Registration No. 29,621

CIB/alb
Attachment
(703)312-6600

日 本 国 特 許 庁
JAPAN PATENT OFFICE

JC978 U.S. PTO
09/961176



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 2月 7日

出 願 番 号

Application Number:

特願2001-030374

出 願 人

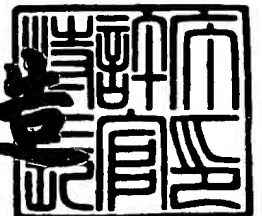
Applicant(s):

株式会社日立製作所

2001年 9月 4日

特許庁長官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3081504

【書類名】 特許願

【整理番号】 1100024011

【あて先】 特許庁長官 殿

【国際特許分類】 G09G 3/18

【発明の名称】 画像表示システム及び画像情報伝送方法

【請求項の数】 22

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目1番1号
株式会社 日立製作所 日立研究所内

【氏名】 檜山 郁夫

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目1番1号
株式会社 日立製作所 日立研究所内

【氏名】 山本 恒典

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目1番1号
株式会社 日立製作所 日立研究所内

【氏名】 紺野 哲豊

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目1番1号
株式会社 日立製作所 日立研究所内

【氏名】 津村 誠

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目1番1号
株式会社 日立製作所 日立研究所内

【氏名】 金子 好之

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目1番1号
株式会社 日立製作所 日立研究所内

【氏名】 三上 佳朗

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目1番1号
株式会社 日立製作所 日立研究所内

【氏名】 犬塚 達基

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目1番1号
株式会社 日立製作所 日立研究所内

【氏名】 豊田 康隆

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社 日立製作所

【代理人】

【識別番号】 100075096

【弁理士】

【氏名又は名称】 作田 康夫

【電話番号】 03-3212-1111

【手数料の表示】

【予納台帳番号】 013088

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像表示システム及び画像情報伝送方法

【特許請求の範囲】

【請求項 1】

画像表示装置と、前記画像表示装置へ画像情報を出力する制御装置と、を有する画像表示システムにおいて、

前記制御装置は、

画像情報のうちの 1 フレーム分の画像情報の状態を、画素ブロック単位で判別するブロック判別回路部と、

前記画像情報を、前記ブロック判別回路部の判別結果に基づいて処理する画像処理部と、

前記画像処理部により処理された画像情報を保持する記憶部と、

該記憶部から画像情報を読み出し、該読み出した画像情報に応じてクロック制御を行い、前記画像表示装置へ画像情報を出力する同期信号生成部と、を有する画像表示システム。

【請求項 2】

前記ブロック判別回路部は、少なくとも動画若しくは静止画を、前記画素ブロック単位で状態の判別を行うことを特徴とする請求項 1 記載の画像表示システム。

【請求項 3】

前記画像処理部は、前記ブロック単位における状態の判別結果に応じて前記画像情報の処理を異ならしめる請求項 2 の画像表示システム。

【請求項 4】

前記画像処理部は、前記判別結果が動画像の場合に処理された画像情報の階調を、前記判別結果が静止画像の場合に処理された画像情報の階調に対して低くすることを特徴とする請求項 3 記載の画像表示システム。

【請求項 5】

前記同期信号生成部は、前記ブロック単位における状態の判別結果に応じて前記クロック制御を異ならしめる請求項 2 の画像表示システム。

【請求項 6】

前記同期信号生成部は、前記判別結果が動画像の場合の前記クロック制御におけるクロックを、前記判別結果が静止画像の場合の前記クロック制御におけるクロックに対して速くすることを特徴とする請求項 5 記載の画像表示システム。

【請求項 7】

画像表示装置と、前記画像表示装置へ画像情報を出力する制御装置と、を有するテレビ受像機であって、

前記制御装置は、

画像情報を受信する受信部と、

該受信部より受信した画像情報の 1 フレームの画像情報を、画素ブロック単位で状態の判別を行うブロック判別回路部と、

前記画像情報を前記ブロック判別回路部の判別結果に基づいて処理する画像処理部と、

前記画像処理部により処理された画像情報を保持する記憶部と、

前記記憶部から画像情報を読み出し、該読み出した画像情報に応じてクロック制御を行い、前記画像表示装置へ画像情報を出力する同期信号生成部と、
を有するテレビ受像機。

【請求項 8】

前記ブロック判別回路部は、少なくとも動画若しくは静止画を、前記画素ブロック単位で状態の判別を行うことを特徴とする請求項 7 の画像表示システム。

【請求項 9】

画像表示装置と、前記画像表示装置へ画像情報を出力する制御装置と、を有する情報処理装置であって、

前記制御装置は、

画像情報を生成する CPU と、

前記 CPU により生成された 1 フレームの画像情報を画素ブロック単位で状態の判別を行うブロック単位で状態の判別を行うブロック判別回路部と、

前記画像情報を前記ブロック判別回路部の判別結果に基づいて処理する画像処理部と、

前記画像処理部により処理された画像情報を保持する記憶部と、

該記憶部から画像情報を読み出し、該読み出した画像情報に応じてクロック制御を行い、前記画像表示装置へ画像情報を出力する同期信号生成部と、
を有する情報処理装置。

【請求項 1 0】

前記ブロック判別回路部は、少なくとも動画若しくは静止画を、前記画素ブロック単位で状態の判別を行うことを特徴とする請求項 9 の画像表示システム。

【請求項 1 1】

画像情報を送信する送信機であって、

1 フレームの画像情報を画素ブロック単位で状態の判別を行うブロック判別回路部と、

前記画像情報を前記ブロック判別回路部の判別結果に基づいて処理する画像処理部と、

前記画像情報を送信する送信部と、

を有する送信機。

【請求項 1 2】

前記ブロック判別回路部は、少なくとも動画若しくは静止画を、前記画素ブロック単位で状態の判別を行うことを特徴とする請求項 1 1 の画像表示システム。

【請求項 1 3】

画像表示装置と、

画像情報を受信する受信部と、

該受信部により受信した画像情報を保持する記憶部と、

該記憶部から画像情報を読み出し、該読み出した画像情報に応じてクロック制御を行い、前記画像表示部へ画像情報を出力する同期信号生成部と、
を有する画像表示システム。

【請求項 1 4】

画像情報のうちの 1 フレーム分の画像情報の状態を、画素ブロック単位で判別し、

判別結果に基づいて画像情報を処理し、

処理した画像情報を保持し、

前記画像情報を読み出し、読み出した画像情報に応じてクロック制御を行った後に出力する画像情報伝送方法。

【請求項15】

画像情報のうちの1フレーム分の画像情報の状態は、少なくとも動画若しくは静止画の状態であり、画素ブロック単位で動画若しくは静止画の判別を行うことを特徴とする請求項14の画像情報伝送方法。

【請求項16】

前記画像情報は受信した情報であることを特徴とする請求項14の画像情報伝送方法。

【請求項17】

マトリクス状に配置された複数の画素を有し、前記複数の画素は m 個（ m は2以上の自然数）の画素ブロック単位で分割され、 m 個の前記画素が1回の走査期間内で一度に書きかえられているブロックと、 m 個の前記画素が m 回以下の走査期間内で m 回以下の画素ずつ書き換えられていくブロックと、を有する画像表示装置と、前記画像表示装置への前記画像情報を送信する画像制御装置と、を有するシステムであって、

前記複数の画素は m 個（ m は2以上の自然数）の画素ブロック単位で分割され、前記ブロック状態の情報が付加された前記各画素ブロック単位に対応する前記画像情報を処理し前記画像情報の状態に対応したデータ転送周期を制御するグラフィック制御チップと、前記グラフィック制御チップにより処理された前記画像情報を保持するメモリと、を有する画像表示システム。

【請求項18】

マトリクス状に配置された複数の画素を有し、前記複数の画素は m 個（ m は2以上の自然数）の画素ブロック単位で分割され、 m 個の前記画素が1回の走査期間内で一度に書きかえられているブロックと、 m 個の前記画素が m 回以下の走査期間内で m 回以下の画素ずつ書き換えられていくブロックと、を有する画像表示装置と、前記画像表示装置への前記画像情報を送信する画像制御装置と、を有するシステムであって、

前記画像制御装置は、1画面に対応する前記画像情報の状態を画素ブロック単位で判別し前記画素ブロック単位に対応する前記画像情報に前記状態の情報を付加するブロック状態判別回路と、前記ブロック状態判別回路により状態の情報が付加された前記各画素ブロック単位に対応する前記画像情報を処理し前記画像情報の状態に対応したデータ転送周期を制御するグラフィック制御チップと、前記ブロック状態判別回路が判別する前記状態に対応して設けられ前記グラフィック制御チップにより処理された前記画像情報を保持するメモリと、を有する画像表示システム。

【請求項19】

画像情報を発生する画像発生装置と、マトリクス状に配置された複数の画素を有し、前記複数の画素は m 個（ m は2以上の自然数）の画素ブロック単位で分割され、 m 個の前記画素が1回の走査期間内で一度に書きかえられているブロックと、 m 個の前記画素が m 回以下の走査期間内で m 回以下の画素ずつ書き換えられていくブロックと、を有する画像表示装置と、前記画像表示装置への前記画像情報を送信する画像制御装置と、を有するシステムであって、

前記画像情報発生装置は、画像信号を受信する受信機と、前記受信機により受信した前記画像信号を制御するCPUと、を有し、前記画像制御装置は、前記複数の画素は m 個（ m は2以上の自然数）の画素ブロック単位で分割され、前記ブロック状態の情報が付加された前記各画素ブロック単位に対応する前記画像情報を処理し前記画像情報の状態に対応したデータ転送周期を制御するグラフィック制御チップと、前記グラフィック制御チップにより処理された前記画像情報を保持するメモリと、を有する画像表示システム。

【請求項20】

画像情報を発生する画像発生装置と、マトリクス状に配置された複数の画素を有し、前記複数の画素は m 個（ m は2以上の自然数）の画素ブロック単位で分割され、 m 個の前記画素が1回の走査期間内で一度に書きかえられているブロックと、 m 個の前記画素が m 回以下の走査期間内で m 回以下の画素ずつ書き換えられていくブロックと、を有する画像表示装置と、前記画像表示装置への前記画像情報を送信する画像制御装置と、を有するシステムであって、

前記画像情報発生装置は、画像信号を受信する受信機と、前記受信機により受信した前記画像信号を制御するCPUと、を有し、前記画像制御装置は、1画面に対応する前記画像情報の状態を画素ブロック単位で判別し前記画素ブロック単位に対応する前記画像情報に前記状態の情報を付加するブロック状態判別回路と、前記ブロック状態判別回路により状態の情報が付加された前記各画素ブロック単位に対応する前記画像情報を処理し前記画像情報の状態に対応したデータ転送周期を制御するグラフィック制御チップと、前記ブロック状態判別回路が判別する前記状態に対応して設けられ前記グラフィック制御チップにより処理された前記画像情報を保持するメモリと、を有する画像表示システム。

【請求項 2 1】

画像情報がブロック単位で動画或は静止画のフラグを有し、1画面分の前記画像情報を前記フラグに対応して、前記静止画フラグ領域は、前記動画フラグ領域の n 倍の伝送周波数で伝送する伝送システムを用いて、前記画像情報を伝送する放送形態において、前記画像情報を購入するユーザの画像システムの表示画素数、表示フレーム周波数に対応してその利用料金が異なる課金システム。

【請求項 2 2】

画像情報がブロック単位で動画或は静止画のフラグを有し、1画面分の前記画像情報を前記フラグに対応して、前記静止画フラグ領域は、前記動画フラグ領域の n 倍の伝送周波数で伝送し、前記動画フラグ領域は、解像度を圧縮し、前記静止画フラグ領域より前記1画面分の前記画像情報の圧縮率が高い伝送システムを用いて、前記画像情報を伝送する放送形態において、前記画像情報を購入するユーザの画像システムの表示画素数、表示フレーム周波数に対応してその利用料金が異なる課金システム。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、画像表示システムに関わり、特に表示の解像度、階調数、書換え速度を画面内で切替え可能とした画像データの伝送方法に関するものである。

【0 0 0 2】

【従来の技術】

近年、画像表示装置の薄型化、軽量化が進んでおり、画像表示装置の主力であったCRTに代わり、液晶ディスプレイ、PDP (Plasma Display Panel)、ELディスプレイ (Electroluminescent Display) などのフラットパネルディスプレイが急速に普及し始めている。また、FED (Field Emission Display) などの技術開発も急速に進んでいる。更に、パーソナルコンピュータ、DVD、デジタル放送などの普及に伴い、高精細、高速動画の表示が必須となってきた。このような画像表示装置の高性能化、特に高精細・高速動画表示の要求は、今後大きいと考えられている。特に、液晶ディスプレイは、FPDの先駆的存在としてその期待が大きいものと思われる。

【0003】

そこで、従来液晶ディスプレイの駆動方法の典型であるTFTアクティブマトリクス駆動方法について説明する。TFTアクティブマトリクス液晶ディスプレイを駆動する際に線順次走査方式が採用されており、各走査電極には、1フレーム時間ごとに1回走査パルスが印加される。1フレーム時間としては $1/60$ 秒程度がよく用いられ、このパルスは通常パネルの上側から下に向かって順次タイミングをずらしながら印加する。従って、画素構成として、 1024×768 画素の液晶表示装置では、1フレーム内に768本のゲート配線を走査するので、走査パルスの時間幅は約 $22 \mu s$ [$= (1/60) \times (1/768)$ (秒)] である。

【0004】

一方、信号電極には走査パルスが印加される1行分の画素の液晶に印加する液晶駆動電圧を走査パルスに同期して一斉に印加する。ゲートパルスを印加された選択画素では走査電極に接続されたTFTのゲート電極電圧が高くなり、TFTがオン状態になる。このとき、液晶駆動電圧は、TFTのソース、ドレイン間を經由して表示電極に印加され、表示電極と、対向基板上に形成した対向電極との間に形成される液晶容量と、画素に配置した負荷容量とを合わせた、画素容量を先述の $22 \mu s$ の時間内に充電する。この動作を繰り返すことにより、パネル全面の画素容量には、フレーム時間ごとに繰り返し液晶印加電圧が印加される。

【0005】

従来のTFTアクティブマトリクス駆動は上記のような動作を行うため、高精細になり表示する画素数が増大するに伴い、走査パルスの時間幅は短くなる。すなわち、短い時間内で画素容量を充電する必要がある。また、高速動画に対応するためには1フレーム時間をさらに短くする必要があり、この場合も走査パルスの時間幅は短くなる。

【0006】

つまり、従来の画像の表示方法や画像表示装置の駆動方式では、配線上の信号遅延、各画素への書込み時間の不足、走査周波数数の増大などが原因となり、より高精細な表示に伴う表示周波数の上昇に対処することは困難となりつつある。

【0007】

また、液晶ディスプレイなどのホールド発光型画像表示装置において動画を表示する時に画質が劣化することに関する報告が電気通信学会技術報告EID96-4, pp.19-26(1996-06)などに記載されている。この報告によると、ホールド発光している動画と人間の動画追従視の際の視線移動との不一致により、動画にぼやけが発生するため、動画表示の画質が低下してしまう。この動画表示の画質低下質を改善するには、フレーム周波数を n 倍速化するなどの方法があることも記載されている。フレーム周波数を n 倍化する方法とは、液晶ディスプレイなどのホールド発光型画像表示装置で動画を鮮明に映し出す際に、表示周波数を高くする方法である。しかし、既に述べたように、現行の画像の表示方法や画像表示装置の駆動方法では、表示周波数の上昇は限界に近づいている。

【0008】

今後、要求が益々高まる高精細表示、動画表示に対応するために、配線上の信号遅延の要因である配線抵抗、配線容量を低減できるように、新材料が検討されている。また、画素への書込み能力を向上させるために、従来のアモルファスシリコンを用いた薄膜トランジスタ(TFT)からポリシリコンを用いたTFTが近年製品化されている。

【0009】

更に、特開平08-006526号公報は、解像度を変えるために、1ライン

選択と複数ライン同時選択とを切替える手段を有する液晶画像表示装置を示している。しかし、この技術では、解像度がライン上で一定である。しかも、高精細と高速表示を両立させる方法については、言及されていない。更に、特開平 0 9 - 3 2 9 8 0 7 号公報は、低消費電力化のために、ブロック選択手段を有し、書き換わった画像のみをブロック単位で書き換える液晶画像表示装置を示している。しかし、全画面書き換わる動画表示時は、前述の配線上の信号遅延や書込み能力の限界により高速動画画像表示は困難である。

【 0 0 1 0 】

次に、高精細、高速表示を行うための画像制御装置（所謂グラフィックコントローラボード）から画像表示装置への画像伝送について考える。画像表示装置として画素数 1024×768 画素の従来の液晶ディスプレイを例にとると、赤、緑、青各色 8 ビット（1600 万色表示）で、フレーム周波数 60 Hz とすると、ビットレートは、約 1.1 Gbps であり、とても 1 本のデータ線では転送できない。そこで、例えば 24 本のデータ線を使って、1 本あたりのビットレート落として液晶パネルへ伝送している。従って、高精細、高速表示に対応した画素数の増大と周波数の増大に伴い、画像制御装置の画像処理及び、画像制御装置と画像表示装置間の伝送が困難である。

【 0 0 1 1 】

【発明が解決しようとする課題】

以上のように、高精細あるいは高速動画対応表示を行うためには、短い時間内に液晶駆動電圧を画素容量に充電する必要があり、高精細、高速動画に対応した駆動方法が必要である。更には、画像制御装置の画像処理及び、画像制御装置の画像表示装置間の伝送が困難であり、益々要求が高まる高精細表示および動画表示ができる駆動方法、伝送方法を解決しなければならない。また、将来、配線材料やアクティブ素子の能力が向上してもそのまま適用できる柔軟な手順構成の画像駆動方法、伝送方法が望まれる。

【 0 0 1 2 】

人間の視覚特性の研究によれば、動画表示時は、画像が高速に書き換わっているために、それほど精細度、階調数を高めなくても、十分な画質と認識される。

一方、静止画表示時は、高速に書き換える必要は無いが、十分な画質と認識されるには高精細表示が要求される。

【0013】

本発明の第1の目的は、静止画表示と動画表示とに対する人間の視覚特性を利用し、認識度が低い情報を削減し、実質的に高精細画像表示と高速動画表示とを両立できる表示に適合した画像伝送方法を提供することにある。

【0014】

本発明の第2の目的は、静止画表示と動画表示とに対する視覚の特性を利用し、実質的に高精細／高速動画表示を実現するために、動画の精細度を低減し高速書き換えする領域と、静止画を低速書き換えで高精細表示する領域とを任意に切替可能な画像表示に適合した画像伝送方法を提供することにある。

【0015】

本発明の第3の目的は、画像発生装置、画像制御装置、画像表示装置とからなり、高精細表示と高速動画表示とを両立できる各装置間の画像伝送方法を有する画像表示システムを提供することにある。

【0016】

【課題を解決するための手段】

本発明は、上記目的を達成するために、画像情報を表示するマトリクス状に配置された複数の画素を有する画像表示装置と、画像表示装置への画像情報を送信する画像制御装置と、を有するシステムの画像制御装置から画像表示装置への画像情報の伝送方法において、画像制御装置は、複数の画素は m 個（ m は2以上の自然数）の画素ブロック単位で分割されたブロック状態の情報が付加された各画素ブロック単位に対応する画像情報を処理し、画像情報の状態に対応してデータ転送周期を制御する画像伝送方法を提案する。

【0017】

本発明は、また、画像情報を表示するマトリクス状に配置された複数の画素を有する画像表示装置と、画像表示装置への画像情報を送信する画像制御装置と、を有するシステムの画像制御装置から画像表示装置への画像情報の伝送方法において、画像制御装置は、1画面に対応する画像情報の状態を画素ブロック単位で

判別し画素ブロック単位に対応する画像情報にその状態の情報を付加するブロック状態判別回路を有し、ブロック状態判別回路により状態の情報が付加された各画素ブロック単位に対応する画像情報を処理し画像情報の状態に対応してデータ転送周期を制御する画像伝送方法である。

【0018】

本発明は、更に、ブロック状態の情報が、動画状態及び静止画状態であり、画像制御装置が制御する静止画状態に対応するデータ転送周期を、動画状態に対応するデータ転送周期の n 倍として伝送する画像伝送方法である。更には動画状態である画素ブロックの情報について、階調を圧縮、若しくは解像度を圧縮して伝送する画像伝送方法である。これにより、動画状態は、1画面分の画像情報を圧縮し、高速で転送し、静止画状態は、1画面分の画像情報を低周期で転送することができ、液晶表示装置で高速動画表示と高精細静止画表示が両立できる。

【0019】

本発明は、更に、動画状態である画素ブロックの情報について、フレーム間の補間データを生成して伝送することにより、動画像のぼやけを無くした鮮明な動画像を得ることができる。更に、好ましくは、動画状態である画素ブロックの情報について、画像情報の動き速度に対応した圧縮率で伝送することで、静止画領域は高精細で表示でき、高速動画領域は鮮明な動画像の表示を得ることができ、動きの遅い動画像は、精細度を高めて鮮明な動画表示を得ることができる。

【0020】

本発明は、また、画像情報を発生する画像発生装置と、画像情報を表示する画像表示装置に対応して画像情報を変換する画像制御装置と、画像制御装置からの画像データに対応して画像を表示する画像表示装置とを有する画像表示システムの画像伝送方法において、画像表示装置の1画面分の画像データが少なくとも動画像領域と静止画像領域とのいずれかを有し、それぞれの画像領域が動画、或は静止画を示す判別データを有し、判別データに対応して、動画像データは、画素数若しくは階調数の少なくともいずれかを圧縮して、静止画像データの $1/n$ とし、静止画像データの伝送においては、少なくとも転送周期を動画像データの n 倍とし、異なる画像領域の画像データの転送レートを等しくして画像データを転

送する画像伝送方法を提案する。

【 0 0 2 1 】

また、上記画像データの圧縮においては、 $m_1 \times m_2$ の画素単位で画像データを圧縮し、例えば、 2×2 、 2×1 、 4×4 、 4×2 、 8×8 、 8×4 、 8×2 単位で表示画素が正方形、若しくは長方形が望ましい。液晶表示装置は、線順次走査方式を採用するために、長方形の単位で画像を圧縮し、長手方向を、液晶表示装置の走査線に対応させることで、同時に複数画素を書込み可能となるための、高精細、高速の表示ができる。

【 0 0 2 2 】

また、画像制御装置が動画用メモリと静止画用のメモリとを有し、事前に各画像データを判別データに応じてそれぞれのフレームメモリに書き込んでおくことで、画像データの読み出し転送を高速に実現できる。

【 0 0 2 3 】

更に、好ましくは、画像制御装置が動画像に対しては、 n 倍速の動き補正データを生成し、画像表示装置に転送する事で、ホールド型表示装置の動画質を向上できる。ここで、 n 倍速データは、好ましくは、2 倍速、更に好ましくは4 倍速のデータである。前述の E I D 9 6 - 4, p p . 1 9 - 2 2 によれば、2 倍速表示で動画像の許容限を実現でき、4 倍速表示で検知限を実現する事ができる。

【 0 0 2 4 】

また、動画像領域の動き速度に応じて、高速表示が必要な時には、画像圧縮により画像データ量を大幅に低減し、さほど高速表示が必要無い時には、画像圧縮を低減して画像データを転送する事で、動画の動き速度に応じた表示が可能となる。

【 0 0 2 5 】

更に、好ましくは、動画領域の表示ウィンドウの大きさ、表示解像度に合わせて画像圧縮率を変えて効率良く画像データを転送する。更には、表示階調、表示階調比に応じて画像データを圧縮することで、効率良く伝送できる。

【 0 0 2 6 】

また、本発明は、画像情報が複数画素からなるブロック単位で動画・静止画の

フラグを有し、1画面分の画像情報をそのフラグに対応して、静止画フラグの領域は、動画フラグの領域の n 倍の伝送周波数で伝送する伝送システムを用いて、画像情報を伝送する放送形態を提供する。更に、この静止画・動画に伝送周波数単位で分けたものを、動画圧縮方式であるMPEG等の圧縮を適応すれば、更に圧縮率が高くなり、小さい伝送経路で大きな情報を伝送することができる。

【0027】

更に、上記放送形態を用いて放送を行い、ユーザの保有する画像システムの表示画素数、表示フレーム周波数を事前若しくは、リアルタイムで確認し、その画像システムに応じて放送利用料金を課金するシステムを提供する。本発明の伝送方式は、圧縮率が高く、高精細の静止画及び高速の動画を伝送することができ、従来のTVでは、通常の精細度(NTSC)で画像を鑑賞し、例えば、高精細・高速の表示が可能な画像システムの保有者には、追加料金を課金する。

【0028】

【発明の実施の形態】

以下、図1乃至図20を参照し、本発明の画像伝送方法及びそれを用いた画像表示システムの実施形態について説明する。

(全体構成)

図1は、本発明による画像表示システムの全体構成を示すブロック図である。本実施形態の画像表示システムは、画像制御装置60と、画像表示装置70とを備えている。具体的な製品の例としてはテレビ、パーソナルコンピュータ等が存在する。もちろん他の製品用途もある。

【0029】

画像制御装置60は、グラフィック制御チップ61と、フレームメモリ62を有しており、例えば画像発生装置10からの画像情報がバス200を通して、入力インターフェース200Aより入力され、グラフィック制御チップ61により所望の画像データ形式に変換され、出力インターフェース201Aから出力ケーブル201を通して画像表示装置70へ伝送する。

【0030】

画像発生装置10は、CPU11を有し、外部からデジタルTV100の、デ

デジタルカメラ101の、スキャナ102の、デジタルビデオカメラ103の、インターネット104等の、画像情報を受信機12で受けて、バス200を通して画像制御装置60と画像情報、コマンドのやり取りを行う。このとき、画像発生装置10は、好ましくは、各画像情報のデータフォーマットから動画・静止画のフラグを生成するフラグ生成回路13を有する。ただし、フラグ生成回路13を除いてソフトウェアで生成することも可能である。また、グラフィック制御チップ61は、クロック生成回路61Aと、同期信号生成回路61Bと、ブロック毎の圧縮データ生成回路61Cと、ブロック圧縮データのアドレス生成回路61Dと、ブロックの状態判別回路61Eと、入出力インターフェース200A、201Aと、圧縮データのフレームメモリ62とを有している。

【0031】

本発明は、 m 個（ m は2以上の自然数）の画素ブロック単位で、ブロックの状態を判別して、そのブロック状態に応じて画像制御装置60から画像表示装置70へのデータの圧縮率、伝送周期を変化させるというものである。

（実施例1）

まず、図2に本発明の画像圧縮方式の実施例を示す。ここで、図2は、 4×4 画素（ $m=16$ 画素）を例にとり、画素内の数字は、256階調表示したときのそれぞれの階調を0～255で示してある。例えば、元画像データ500は、このブロック単位でブロック状態判別回路61Eで、静止画と判別された時は、静止画は精細度が重要であるため、静止画非圧縮画像データ510のように画像変換（16個の画像データ）を行わない、または、後述するが、画像圧縮を階調数の低減で行うが、精細度は低減させないような圧縮を行う。一方、ブロック状態判別回路61Eで動画と判別された時は、動画は、頻繁に画像が変化するために、解像度、階調数を低減しても画質の劣化を感じさせない人間の視覚を利用して、例えば 2×2 画素単位で解像度を圧縮し、4個の画像データ530として圧縮変換を行う。これにより、16のデータを4個に圧縮することができる。

【0032】

次に、画像情報の伝送シーケンスの実施例を図3に示す。図1の同期信号生成回路61Bで動画用垂直同期信号400と、周期がその4倍の静止画用垂直同期

信号 4 0 1 を生成し、更に、ブロック毎の画像情報よりブロック判別回路 6 1 E で判別信号 4 1 0 を生成する。この判別信号 4 1 0 に応じて、動画データ 3 0 0、静止画データ 3 2 0 を伝送する。この時、静止画データ 3 2 0 は、静止画用垂直同期信号 4 0 1 に対応し、動画用垂直同期信号 4 0 0 の 4 回分で 1 画面分のデータを伝送する。また、動画データ 3 0 0 は、動画用垂直同期信号 4 0 0 毎に新しい画像を伝送する。この時、画像データを同じ解像度、同じ階調数で伝送すると動画データが 4 倍の伝送レートを必要とする。

【 0 0 3 3 】

そこで、動画、静止画の伝送レートを等しくするために、図 2 に示した画像圧縮を用いて伝送する必要がある。圧縮データの伝送について、図 4 を用いて説明する。図 1 のブロック状態判別回路 6 1 E のデータによって、ブロック単位で動画か静止画かの判別を行う。5 0 0 A ~ 5 0 0 E は、静止画の元画像であり、静止画画像は変化が無く 5 0 0 A ~ 5 0 0 E の元画像は時間的に一定である。5 0 1 A ~ 5 0 1 E は、動画の元画像であり、動画画像の元画像は、動きに応じて毎フレーム変化している。

【 0 0 3 4 】

まず、静止画の伝送について説明する。静止画は第 1 フレーム 5 1 0 A で 2 × 2 画素の内の 1 画素データを伝送し、第 2 フレーム 5 1 0 B で 2 × 2 画素の第 1 フレームとは異なる 1 画素のデータを伝送し、同様に第 3 フレーム 5 1 0 C、第 4 フレーム 5 1 0 D でそれぞれとは異なる 1 画素データを伝送して、静止画が成立するように伝送する。

【 0 0 3 5 】

一方、動画は、第 1 フレーム 5 2 0 A で 2 × 2 画素の平均値をとり 4 画素同一データを伝送し、第 2 フレーム 5 3 0 B で画像が移動したため、2 × 2 画素を平均して 4 画素同一データを伝送し、同様に第 3 フレーム 5 3 0 C、第 4 フレーム 5 3 0 D も 2 × 2 画素を平均して 4 画素同一データを伝送する。このようにすれば、動画、静止画の伝送レートを略等しくして伝送できる。従って、静止画領域は高精細な表示が実現でき、動画領域は鮮明な動画表示が可能となる。

(実施例 2)

次に、実施例 1 で示した画像情報の伝送シーケンスとは異なる実施例を図 5 に示す。

【 0 0 3 6 】

図 1 の同期信号生成回路 6 1 B で動画用垂直同期信号 4 0 0 と、周期がその 4 倍の静止画用垂直同期信号 4 0 1 を生成し、更に、ブロック毎の画像情報よりブロック判別回路 6 1 E で判別信号 4 1 0 を生成する。この判別信号 4 1 0 は 3 つのレベルを有し、この判別信号 4 1 0 に応じて、動画データ 3 0 0、低速動画データ 3 1 0、静止画データ 3 2 0 を伝送する。ここで、低速動画データとは動きの小さい動画データを示し、動画、静止画の中間の画像伝送を行う。図 3 と同様に、静止画データ 3 2 0 は、静止画用垂直同期信号 4 0 1 に対応し、動画用垂直同期信号 4 0 0 の 4 回分で 1 画面分のデータを伝送し、動画データ 3 0 0 は、動画用垂直同期信号 4 0 0 毎に新しい画像データを伝送する。一方、低速動画データ 3 1 0 は、動画用垂直同期信号 4 0 0 の 2 回分で 1 画面のデータを伝送する。この時、画像データを同じ解像度、同じ階調数で伝送すると動画データが 4 倍の伝送レートを必要となるため、図 4 に示したように動画データは、解像度を $1/2$ に画像圧縮し、低速動画データは、縦若しくは横方向のどちらか一方の解像度を $1/2$ に画像圧縮して画像情報を伝送する。従って、静止画は、高精細の表示を、低速動画は、高い解像度を有する鮮明な動画表示を、動画は、鮮明な動画表示が実現できる。

(実施例 3)

更に、実施例 1、2 の画像情報の伝送シーケンスにおける特別な場合の実施例を図 6 に示す。実施例 1、2 において、1 画面全領域が動画領域の場合、動画用垂直同期信号 4 0 0 に応じて、動画データ 3 0 0 が、毎フレーム伝送され、画面全領域を動画表示する事ができる。実施例 1、2 と同様に、解像度を $1/2$ にして鮮明な高速動画を表示することができる。一方、1 画面全領域が静止画の場合は、静止画用垂直同期信号 4 0 1 に応じて、静止画データ 3 2 0 を動画用垂直同期信号 4 0 0 の 4 回分で伝送し、全画面高精細な静止画表示を実現できる。

(実施例 4)

次に、ブロック判別信号 4 1 0 に対応した画像圧縮方式の実施例について、図

7を用いて説明する。元画素画像データ500とすると、画像表示装置70で表示可能であれば、静止画表示領域は、元画像データと同様な静止画非圧縮画像データ510を図5のシーケンスに従って伝送する。また、動画領域は、画像情報を1/4（解像度1/2）に圧縮した圧縮画像データ530を、図5のシーケンスで伝送する。更に、低速の動画領域は、画像情報を2×2画素内で2階調に近似した圧縮画像データ520を図5のシーケンスで伝送する。

【0037】

更に、伝送及び画像表示装置の表示に更に画像の圧縮が必要であれば、静止画画像は、2×2画素を3階調に圧縮した圧縮画像データ511を伝送する。更に、画像圧縮が必要であれば、2×2画素を2階調に圧縮し圧縮データ512を伝送する。これにより、2×2画素のブロック単位で伝送すれば、動画用垂直同期信号2フレーム分で伝送できる。階調数を圧縮するが、解像度は低減させる異なる伝送することができる。

（実施例5）

実施例4より更に画像圧縮した画像圧縮方式の実施例を図8に示す。実施例8は、ブロック判別信号410に対応して、画像データを伝送する実施形態1, 2に適用する。前述の実施形態では、2×2画素単位で画像圧縮を行ったが、実施例8では4×4画素単位で画像圧縮を行い、静止画画像は、4×4画素単位で、4階調に近似した静止画圧縮画像データ513を伝送し、低速動画は、4×4画素を任意の2階調に近似した圧縮画像データ522を伝送し、動画像は、4×4画素を2階調に近似し、更に2×2画素単位で1階調近似した動画圧縮画像データ531を伝送する。この圧縮を用いる事で伝送レートを低減することができる。また、階調数は低減するが高精細の静止画データの伝送及び、階調数と解像度が低下するが高速の画像データ伝送が実現できる。この画像データを画像表示装置で表示することにより人間の視覚には、鮮明な高速動画と高精細の静止画表示を実現することができる。

（実施例6）

実施例5を更に画像圧縮した画像圧縮方法の実施例を図9に示す。実施例6は、ブロック判別信号410に対応して、画像データを伝送する実施例1, 2に適

用する。実施例 6 では、画像判別のブロック単位を 8×4 画素単位とした。元画像データ 500 を静止画の場合は、非圧縮画像データで伝送することが好ましいが、画素数、画面サイズが大きくなると、伝送レート、及び画像表示装置の表示性能に依存し、伝送、表示が困難になる。そこで、静止画表示時は、 8×4 画素のブロック単位で、4 階調に画像圧縮したデータ 515 を伝送する。更には、2 階調に圧縮してデータを伝送する。また、動画表示時は、画素を 1 階調に圧縮し、更に、 8×4 画素のブロック単位内を 4 階調 532、更には、2 階調 533 に近似した画像圧縮データを伝送する。これにより、画像伝送の圧縮効率を増大させることができる。

(実施例 7)

動画に対応した画像データ生成の実施例を図 10 に示す。一般に、画像データは 60 Hz 程度のフレーム周期で伝送され、従来技術で述べたようにホールド型の表示では、動画像が不鮮明になる。そこで、元画像データ 500 A, 500 B が 60 Hz の伝送周期で伝送されたとすると、元画像データを $1/4$ に圧縮し、圧縮画像データ 531 A, 531 B を生成し、画像圧縮した分を画像データの動き補正をして、補間画像データ 532 A, 533 A, 534 B を生成し伝送する。これにより伝送レートを上げることなく、4 倍速 (伝送周期 240 Hz) のデータ伝送を行うことができる。元画像 500 A, 500 B を等分して補間画像データを生成することができるが、数フレームから動画像物体の加速度を検出し、補間データを生成することが好ましい。補間画像データを生成し、画像表示装置 70 へ伝送し、表示することで鮮明な動画像表示を実現できる。

(実施例 8)

実施例 7 の動画像の補正データを生成して画像を表示する画像表示システムの実施例を図 11 に示す。実施例 8 は、実施例 1 の図 1 の画像制御装置 60 が動き補正 n 倍速データ生成回路 63 を有し、判別回路 14 でブロック毎に判別された判別データにより動画像領域は画像の解像度を圧縮し、 n 倍速のデータに割り当てる。一方、判別回路 14 で判別された判別データにより静止画像領域に指定された画像は、解像度を低下させずに、フレーム周期を低下させて高精細な画像データを伝送する。これにより、動画、静止画によらず伝送レートを上げることな

く、伝送でき、画像表示装置70で高精細の静止画と鮮明な動画表示を得ることができる。

【0038】

更に、好ましくは、判別データにより静止画面像データは、静止画面用メモリ62Aに、動画像データは、動画像用メモリ62Bに保持することで、データの書き込み、読み出しが簡略化できる。つまり、動画、静止画の圧縮画像データを伝送順にそれぞれのメモリに保持することで、読み出し時に、動画、静止画領域の形状と座標データのみを保持しておくのみで画像情報のデータ量が低減できる。

(実施例9)

次に、実施例1～8を用いた放送形態の実施例を図12に示す。放送局600は、例えばTVカメラで所得した動画像601と、例えば、デジタルスチルカメラやCGの静止画像602を有し、それぞれの画像データをメモリ601Aと602Aに保持し、用途に合わせて動画と静止画の混在した画像603を生成し、実施形態1～8の方法で画像データを圧縮整理して、その後、放送用の圧縮形態であるMPEG4等の圧縮をかけて、メモリ606に保持する。メモリ606は、605にデータフォーマットと記述し、604に画像データを保持する。この圧縮画像データを無線若しくは有線610でコンシューマーに提供する。コンシューマーは、無線若しくは有線611で放送局からの画像情報を受信機12で受信し、まず放送形態の圧縮方式をデコーダ15でデコードする。その後、画像情報を画像制御装置60へ伝送し、実施形態1～8の方法で画像表示装置へ画像情報を伝送する。以上のような放送形態において、放送局は、コンシューマーは、実施形態1～8の制御をする画像制御装置及びそれを表示できる画像表示装置を有する場合は、事前若しくはリアルタイムでコンシューマーのハード環境を登録し、放送利用料金を課金することができる。また、従来の画像制御装置及び画像表示装置を有するコンシューマーは、事前若しくはリアルタイムでコンシューマーのハード環境を登録し、上記とは異なる放送料金を課金することができる。従来の画像表示システムを有するユーザは、動画と静止画を分けた表示をすることができないので、受信したデータをエンコードした後、例えば、動画領域であ

る画像データは、図10の531A, 531Bの周期で、静止画領域である画像データは、図4の510A, 510Eの画像データをどちらも同一周期で受け取り表示する事になり、低精細の表示で、ホールド型表示の画像表示装置の場合は動画像性能が低下することになる。よって、実施例9における放送形態によって静止画、動画ともに高画質な表示を行うことが可能となる。

(実施例10)

次に、本画像表示システムに用いる画像表示装置70の実施例を図13～図19に示す。

【0039】

図13は、本発明による動画と静止画の像域を分離して表示できる画像表示装置の画素回路構成の実施例を示す等価回路図である。実施例10は、2×2画素の4画素を1ブロック単位とした画素回路構成であり、この画素回路構成を多数配置して、画像表示装置の全表示エリアを形成する。なお、以下、本発明の画像表示システムに適用する画像表示装置は、液晶ディスプレイには限定されず、ELD, FED, PDPなどへの応用展開も可能であるが、ここでは、最も好適である液晶ディスプレイを例として本発明を説明する。

【0040】

実施例10の液晶ディスプレイは、照明装置を背面に備え、偏光板を有する一対の透明基板とこの一対の透明基板間に挟まれた液晶層とを有し、液晶層に電界を印加して液晶層の配向状態を制御し、画像を表示する。

【0041】

図13は4画素1ブロックを示しており、各画素の構成要素すべてには番号を付与していないが、それぞれの構成要素の番号の後に、左上の画素はA、右上の画素はB、左下の画素はC、右下の画素はDと、それぞれの文字を付与し、更に文字の後に、赤、緑、青のピクセルに対応してそれぞれR,G,Bの文字を付与するものとする。実施例10においては、1ブロックは、赤(50AR, 50BR, 50CR, 50DR), 緑(50AG, 50BG, 50CG, 50DG)、青(50AB, 50BB, 50CB, 50DB)の3ピクセルからなる1画素50A, 50B, 50C, 50Dの4画素より形成される。4画素に共通の走査配線

20が中央に形成され、走査配線20には、第1のスイッチである12個の薄膜トランジスタ(24AR, 24BR, 24CB, 24DB等)のゲートが接続されている。また、第1のスイッチである薄膜トランジスタ24AR, 24AG, 24ABのドレイン電極には、ブロック選択信号配線21Aが、薄膜トランジスタ24BR, 24BG, 24BBのドレイン電極には、ブロック選択信号配線21Bが、薄膜トランジスタ24CR, 24CG, 24CBのドレイン電極には、ブロック選択信号配線21Cが、薄膜トランジスタ24DR, 24DG, 24DBのドレイン電極には、ブロック選択信号配線21Dが、接続されている。また、上記第1のスイッチである薄膜トランジスタのソース電極には、第2のスイッチである薄膜トランジスタ(23AR, 23BR, 23CB, 23DB等12個)のゲート電極が接続されている。更に、第2のスイッチである薄膜トランジスタのドレイン電極には、それぞれ赤色画像信号配線22R, 緑色画像信号配線22G, 青色画像信号配線22Bが接続され、第2のスイッチである薄膜トランジスタのソース電極には、それぞれピクセルの電極が接続され、液晶層を挟んで、対向電極(26AR, 26BR, 26CB, 26DB等)が接続され、ピクセル部(25AR, 25BR, 25CB, 25DB等)を形成している。なお、対向電極は、全画素で共通化され、ピクセル部(25AR, 25BR, 25CB, 25DB等)には保持容量が並列に形成されている。このような画素構成とすることで、前述の動画と静止画の領域を分離した像域分離の表示が可能となる。

【0042】

次に、具体的に、像域分離表示するために各配線に印加する駆動電圧波形を図14に示す。j番目の走査配線Y(j)について考える。走査配線Y(j)には、フレーム周期34毎に第1のスイッチである薄膜トランジスタをオンさせるためのゲート電圧30が印加される。このゲート電圧30に同期して、静止画表示する領域においては、判別信号410に応じて4フレーム毎にブロック選択信号配線 $X(i)_1 \sim X(i)_4$ である21A~21Dにそれぞれ32A~32Dの電圧が印加され、ゲート電圧30に同期して赤色 $D(i)_R$, 緑色 $D(i)_G$, 青色 $D(i)_B$ に対応した画像信号31が第2のスイッチを通して画素に印加される。従って、50A, 50B, 50C, 50Dのいずれかの画素のみが選択される。また、選択されて

いない画素は、4 フレーム間電圧は保持される。一方、動画表示する領域においては、判別信号 4 1 0 に応じて、フレーム毎にブロック選択信号配線 $X(i)_{all}$ である 2 1 A ~ 2 1 D にそれぞれ 3 3 の電圧が印加され、ゲート電圧 3 0 に同期して赤色 $D(i)_R$ 、緑色 $D(i)_G$ 、青色 $D(i)_B$ に対応した画像信号 3 1 が第 2 のスイッチを通して画素に印加される。従って、5 0 A, 5 0 B, 5 0 C, 5 0 D のすべての画素に同一信号が印加され、4 画素同一の表示をフレーム毎に書き換えることが可能となる。 $j + 1$ 番目の走査配線 $Y(j)$ についても、 j 番目の走査配線と同様に高精細表示領域であるか、低精細表示領域であるかを判別し、上記駆動波形を入力することで、像域分離の表示が可能となる。従って、高精細領域に静止画面像を低精細領域に動画画像を表示すると、動画と静止画が混在した表示においても、動画は高速書き換えで、静止画は高精細な表示である高密度な表示が実現できる。また、図 5 に示すように低速動画の表示をする時には、判別信号 4 1 0 に応じて $X(i)_1 \sim X(i)_4$ の複数本を選択することで、2 フレームで表示することも可能である。

【 0 0 4 3 】

像域分離表示を実現するための別の画素回路構成の実施例を図 1 5 に示す。これは 2×2 画素を 1 ブロック単位とした場合の実施例であり、この構成が多数配置されることで全表示エリアを形成する。尚、1 ブロック単位は 4 画素に限定されるものではない。なお、本発明の像域分離表示方式を用いた表示装置は液晶ディスプレイに限定されるものではなく、ELディスプレイ、FED、PDP 等へ適用も可能であるが、最も好適である液晶ディスプレイを例にとり実施した。また、実施例 1 0 では、照明装置を背面に具備し、偏光板を有する一对の透明基板と、前記一对の透明基板間に挟持された液晶層とを有し、液晶層に電界を印加することで液晶層の配向状態を制御し表示を行う液晶表示装置を実施した。実施例 1 0 においては、1 ブロックは、赤 (5 0 A R)、緑 (5 0 A G)、青 (5 0 A B) の 3 ピクセルからなる 1 画素 5 0 A と図面に記号を省略したが、5 0 B, 5 0 C, 5 0 D の 4 画素より形成される。なお、図 1 5 は 4 画素を示している。各画素の構成要素にすべての番号は付与していないが、それぞれの構成要素の番号の後には、左上の画素を A、右上の画素を B、左下の画素を C、右下の画素を D、と

それぞれの位置を示す文字を付与し、更にその文字の後に、赤、緑、青のピクセルに対応してそれぞれ R, G, B を付与するものとする。4 画素は共通の走査配線 20 を中央に有し、走査配線 20 には、第 1 のスイッチである 12 個の薄膜トランジスタ (24AR, 24BR, 24CB, 24DB 等) のゲートが接続されている。また、第 2 のスイッチである薄膜トランジスタ 23AR, 23AG, 23AB のゲート電極には、ブロック選択信号配線 21A が、薄膜トランジスタ 23BR, 23BG, 23BB のゲート電極には、ブロック選択信号配線 21B が、薄膜トランジスタ 23CR, 23CG, 23CB のゲート電極には、ブロック選択信号配線 21C が、薄膜トランジスタ 23DR, 23DG, 23DB のゲート電極には、ブロック選択信号配線 21D が、接続されている。また、第 2 のスイッチのドレイン電極には電極 (26AR, 26BR, 26CB, 26DB 等) が接続されそれぞれが共通化されている。上記第 1 のスイッチである薄膜トランジスタのドレイン電極には、それぞれ赤色画像信号配線 22R, 緑色画像信号配線 22G, 青色画像信号配線 22B が接続され、上記第 1 のスイッチである薄膜トランジスタのソース電極がピクセルの電極となり、第 2 のスイッチである薄膜トランジスタ (23AR, 23BR, 23CB, 23DB 等 12 個) のソース電極には、それぞれ対向電極が形成され、ピクセル電極と対向電極間に液晶層が挟持されピクセル部 (25AR, 25BR, 25CB, 25DB 等) を形成している。なお、ピクセル部 (25AR, 25BR, 25CB, 25DB 等) には保持容量が並列に配置されている。本画素構成とすることで、前述の動画と静止画の領域を分離した像域分離の表示が可能となる。

【0044】

なお、像域分離表示するために各配線に印加する駆動電圧波形は、図 14 と同様である。従って、高精細領域に静止画画像を低精細領域に動画画像を表示すると、動画と静止画が混在した表示においても、動画は高速書き換えで、静止画は高精細な表示である高密度な表示が実現できる。

【0045】

像域分離表示を実現するための別の画素回路構成の実施例を図 16 に示す。ここで、2×2 画素を 1 ブロック単位とした場合の実施例であり、この構成が多数

配置されて全表示エリアを形成する。1ブロック単位は4画素に限定されるものではないが、配線の増加等による開口率の低下を考えると4画素1ブロックが好ましい。なお、本発明の像域分離表示方式を用いた表示装置は液晶ディスプレイに限定されるものではなく、ELディスプレイ、FED、PDP等へ適用も可能であるが、最も好適である液晶ディスプレイを例にとり実施した。また、実施例10では、照明装置を背面に具備し、偏光板を有する一对の透明基板と、前記一对の透明基板間に挟持された液晶層とを有し、液晶層に電界を印加することで液晶層の配向状態を制御し表示を行う液晶表示装置を実施した。1ブロックは、赤(50AR)、緑(50AG)、青(50AB)の3ピクセルからなる1画素50Aと50B、50C、50Dの4画素より形成される。なお、図16は4画素を示しており、各画素の構成要素にすべての番号は付与していないが、それぞれの構成要素の番号の後には、左上の画素をA、右上の画素をB、左下の画素をC、右下の画素をDとする文字を構成要件の番号の後に付与し、更に、赤、緑、青のピクセルに対応し他文字、それぞれR、G、Bを位置を示す文字の後に付与するものとする。4画素は共通の走査配線20を中央に有し、走査配線20には、第1のスイッチである12個の薄膜トランジスタ(24AR、24BR、24CB、24DB等)のゲートが接続されている。また、第1のスイッチである薄膜トランジスタ24AR、24AG、24ABのドレイン電極には、それぞれ赤色画像信号配線22R、緑色画像信号配線22G、青色画像信号配線22Bが接続されている。第2のスイッチである薄膜トランジスタ(23AR、23AG、23AB)のゲート電極に、ブロック選択信号配線21Aが、薄膜トランジスタ(23BR、23BG、23BB)のゲート電極には、ブロック選択信号配線21Bが、薄膜トランジスタ(23CR、23CG、23CB)のゲート電極には、ブロック選択信号配線21Cが、薄膜トランジスタ(23DR、23DG、23DB)のゲート電極には、ブロック選択信号配線21Dが、接続されている。また、上記第1のスイッチである薄膜トランジスタのソース電極と、第2のスイッチである薄膜トランジスタのドレイン電極が接続されている。更に、第2のスイッチである薄膜トランジスタのソース電極には、それぞれのピクセル電極が接続され、ピクセル電極と対向電極(26AR、26BR、26CB、26DB等)間に液晶

を挟持してピクセル部（25AR, 25BR, 25CB, 25DB等）を形成している。なお、対向電極（26AR, 26BR, 26CB, 26DB等）は、全画素で共通化されている。なお、ピクセル部（25AR, 25BR, 25CB, 25DB等）には保持容量が並列に形成されている。本画素構成とすることで、像域分離の表示が可能となる。

【0046】

なお、像域分離表示するために各配線に印加する駆動電圧波形は、図14と同様である。従って、高精細領域に静止画画像を低精細領域に動画画像を表示すると、動画と静止画が混在した表示においても、動画は高速書き換えで、静止画は高精細な表示である高密度な表示が実現できる。

【0047】

像域分離表示を実現するための別の画素回路構成の実施例を図17に示す。ここで、2×2画素を1ブロック単位とした場合の実施例であり、この構成が多数配置されて全表示エリアを形成する。1ブロック単位は4画素に限定されるものではないが、配線の増加等による開口率の低下を考えると4画素1ブロックが好ましい。なお、本発明の像域分離表示方式を用いた表示装置は液晶ディスプレイに限定されるものではなく、ELディスプレイ、FED、PDP等へ適用も可能であるが、最も好適である液晶ディスプレイを例にとり実施した。また、実施例10では、照明装置を背面に具備し、偏光板を有する一对の透明基板と、前記一对の透明基板間に挟持された液晶層とを有し、液晶層に電界を印加することで液晶層の配向状態を制御し表示を行う液晶表示装置を実施した。本実施例においては、1ブロックは、赤、緑、青の3ピクセルを1画素としたとき4画素より形成される。画素構造は、走査配線40に1ピクセル毎にスイッチである薄膜トランジスタ（41AR, 41AG, 41AB等）のゲート電極が接続され、薄膜トランジスタ41のドレイン電極には、それぞれ赤色画像信号配線43R, 緑色画像信号配線43G, 青色画像信号配線43Bが接続されている。また、薄膜トランジスタ41のソース電極にはピクセル電極が接続され、ピクセル電極と対向電極44間に液晶層が挟持され、ピクセル部42を形成している。なお、対向電極44は、横方向2ピクセル毎に共通化されており、更に、1ライン毎に共通化され

、2種の対向電極44A、44Bで構成する。本構成とすることで、前述の実施例1から実施例3と比較して画素構造が簡略化され作製プロセスも低減でき低コスト化が図れる。

【0048】

次に、具体的に、像域分離表示するために各配線に印加する駆動電圧波形を図18に示す。 i 番目及び $i+1$ の走査配線40の G_i 、 G_{i+1} について考える。走査配線 G_i には、フレーム周期34毎に2レベルのゲート電圧30Aが印加し、走査配線 G_{i+1} には、 G_i とは2レベルのゲート電圧を反転させた30Bを同時に印加する。説明のため、時間35の領域を高精細表示領域、時間36の領域を低精細表示領域とする。このとき、高精細表示時間35には、対向電極44の電位37Aと高くし、その時の画像信号35Aも同時に高くし、ゲート電圧30A、30Bの2レベルの低いレベルでは薄膜トランジスタ41がONしないようにし、ゲート電圧30A、30Bの2レベルの高い電位レベルでのみ薄膜トランジスタ41をONするようにし、 2×2 画素（12ピクセル）の内、6ピクセルに書込み、残りの6ピクセルは保持される。次のフレームで、走査配線40の G_i と G_{i+1} の電圧レベルを反転し、前フレームで書込まれたピクセルのデータは保持し、前フレームで保持されだピクセルのデータは書き換える。一方、低精細表示時間36には、対向電極44の電位37Bと低くし、その時の画像信号36Aも同時に低くし、ゲート電圧30A、30Bの2レベル共に薄膜トランジスタ41がONするようにし、 2×2 画素（12ピクセル）の12ピクセルすべてに書込む。従って、高精細領域は、2フレームで画像が構成され、低精細領域は、フレーム毎に高速で書き換えることができる。

【0049】

次の走査配線 G_{i+2} と G_{i+3} にも同様に高精細表示領域か、低精細表示領域かを判別し、上記駆動波形を入力することで、像域分離の表示が可能となる。従って、高精細領域に静止画面像を低精細領域に動画画像を表示すると、動画と静止画が混在した表示においても、動画は高速書き換えで、静止画は高精細な表示である高密度な表示が実現できる。

【0050】

次に、実施例 10 において、画像信号 35A, 36A の電圧をレベルシフトした回路構成を図 19 に示す。まず、画像制御装置からの画像データを D/A 変換器 150 で変換し、動画静止画の判別データよりレベルシフタ 151 でハイレベル信号 35A とローレベル信号 36A を選択し、アンプ 152 を通して信号配線 43 へ信号を印加する。この時、高精細の静止画像表示の場合は、レベルシフタ 151 で得たハイレベル信号 35A をブロック内の 1 画素 41 へ信号配線 43 を通して印加する。次にフレームで、今回書込んだピクセルを保持し、異なるピクセルに書込むことで高精細の表示が可能となる。低精細の動画表示の場合は、レベルシフタ 151 で得たローレベル信号 36A をブロック内の全ピクセル 41 へ信号配線 43 を通して印加した。また、高精細領域では、1 ブロック内の 1 ピクセルを選択し表示したが、レベルシフタ 151 を信号配線 43 毎に配置すれば、対角のピクセル 41A, 41D (同様に 41B, 41C) を同時に書込むことができる。更に、低精細表示時には、レベルシフタ 151 を信号配線 43 毎に配置すれば、ピクセル 41A と 41C は同一信号で、41B と 41D はそれとは異なる同日信号を同時に書込むことができる。

【0051】

従って、実施例 10 は、走査ライン 40 毎に任意の領域を選択し、精細度の異なる表示が可能となる。更に、対向電極を分割するのみで、画素構造を従来と略同様に簡略な構造で像域分離表示方式が実現できる。また、本方式は、走査ライン 40 方向には、2 ピクセル以上で、2 ピクセルの整数倍であれば、任意に領域を選択することができる。

(実施例 11)

実施例 11 は実施例 1 で説明した伝送方式を他の画像表示装置を用いる場合について、図 20 から図 22 を用いて説明するものである。図 20 は画像表示装置の全体構成を示す図であり、各画素は X 方向及び Y 方向から入力される電圧の和に応じて液晶層に接続されたスイッチのオン・オフを制御するトランジスタ回路部と、複数の画素の列において共通化された信号供給配線 (図 20 においては信号供給回路から延びる配線が 4 本共通化されている。) と、を有している。これは画素をブロック単位で処理し、かつブロック単位で表示を行うことができる画

像表示装置である。以下、画像表示装置及び伝送方式について説明する。各画素の回路構成は図21及び図22で示される。尚、液晶層を挟持する一方の電極に接続される共通配線も複数画素（図20では4本）で共通化されており、複数の行を同時制御することを可能とする。

【0052】

まず図21について説明する。各画素はX方向から電圧を入力するためのX信号線707と、Y方向から電圧を入力するためのY信号線708と、X方向とY方向から入力される電圧の演算を行い信号を出力するXY演算回路部714と、このXY演算回路部の信号に応じ液晶層の配向を調節する画素スイッチのオン・オフを制御する信号比較器715と、液晶層に電圧を供給する液晶駆動信号線710（複数の画素の列で共通）と、を有している。この具体的な回路構成が図22であり、この回路構成を実現するためのトランジスタ構成は図21である。尚、この画像表示装置の詳細は特願2000-172940号が詳しい。

【0053】

この画像表示装置は、X方向及びY方向から入力された電圧値に応じ液晶層への書き込みを制御することができる。即ち、所望の数のX信号線及びY信号線に一度に電圧を加え、一度にX方向及びY方向の複数画素を制御し表示を行わせることが可能となる。しかも、それぞれ入力されるX方向及びY方向の電圧を調整すること（所望の画素のみにおいて信号比較器が画素スイッチのオンの命令（液晶駆動電圧を書込む命令）を出すようにX方向の電圧とY方向の電圧の組合せを算出すること）で画素を各画素毎若しくはブロック単位で駆動させることができる。また、信号供給回路は複数の画素の列で共通であるため、選択された複数の画素には一度に同じ液晶駆動電圧を印加することが可能となる。これは通常のライン走査による表示よりも高速な表示、即ち実施例1で述べたブロック単位での画像圧縮の伝送及びその表示を可能とする。尚、XY演算回路部はクロック信号線とも接続しており、実際にXY演算回路部は、X信号線及びY信号線から印加される電圧を、駆動すべき画素の列に印加されるクロック信号電圧に応じて結果の信号を出力する。この駆動を1フレーム期間内に2回行うことで、2階調の画像圧縮表示を可能とする。もちろんこの回数は可変である。

【 0 0 5 4 】

以上、図 2 0 から図 2 2 に示す画像表示装置に、実施例 1 の圧縮された画像情報（例えば 4 × 4 画素を 2 階調に圧縮した画像情報）を入力し、画像の表示を行うことができる。つまり、入力される元の画像情報をグラフィック制御チップで圧縮処理して階調を削減し画像表示装置へ送信する。そして画像表示装置は装置内の信号制御回路により X 配線、Y 配線に印加する電圧、クロック信号を制御し、階調を削減した画素毎若しくはブロック単位毎の表示を行うことができる。尚、これは本発明の方式が画像表示装置の選択性を有することを意味している。

【 0 0 5 5 】

以上により、人間の視覚特性を利用し、認識度が低い情報を削減し、実質的に高精細な画像表示を行うことができる。

【 0 0 5 6 】

【発明の効果】

この構成をとることにより高精細画像表示と高速動画表示とを両立できる表示に適合した画像伝送方法を提供することができる。

【図面の簡単な説明】

【図 1】

本発明の画像表示システムの一実施例を示す図である。

【図 2】

本発明の画像圧縮方式の一実施例を示す図である。

【図 3】

本発明の伝送シーケンスの一実施例を示す図である。

【図 4】

本発明の画像圧縮方式の一実施例を示す図である。

【図 5】

本発明の伝送シーケンスの一実施例を示す図である。

【図 6】

本発明の伝送シーケンスの一実施例を示す図である。

【図 7】

本発明の画像圧縮方式の一実施例を示す図である。

【図 8】

本発明の画像圧縮方式の一実施例を示す図である。

【図 9】

本発明の画像圧縮方式の一実施例を示す図である。

【図 1 0】

本発明の画像圧縮方式の一実施例を示す図である。

【図 1 1】

本発明の画像表示システムの一実施例を示す図である。

【図 1 2】

本発明の放送形態の一実施例を示す図である。

【図 1 3】

本発明の画像表示装置の一実施例を示す回路図である。

【図 1 4】

本発明の画像表示装置の一実施例を示す駆動電圧波形である。

【図 1 5】

本発明の画像表示装置の一実施例を示す回路図である。

【図 1 6】

本発明の画像表示装置の一実施例を示す回路図である。

【図 1 7】

本発明の画像表示装置の一実施例を示す回路図である。

【図 1 8】

本発明の画像表示装置の一実施例を示す駆動電圧波形である。

【図 1 9】

本発明の画像表示装置の一実施例を示すレベルシフト回路図である。

【図 2 0】

本発明の画像圧縮方式を用いる他の画像表示装置の一実施例を示す図である。

【図 2 1】

本発明の画像圧縮方式を用いる他の画像表示装置の回路図である。

【図22】

本発明の画像圧縮方式を用いる他の画像表示装置の回路図である。

【符号の説明】

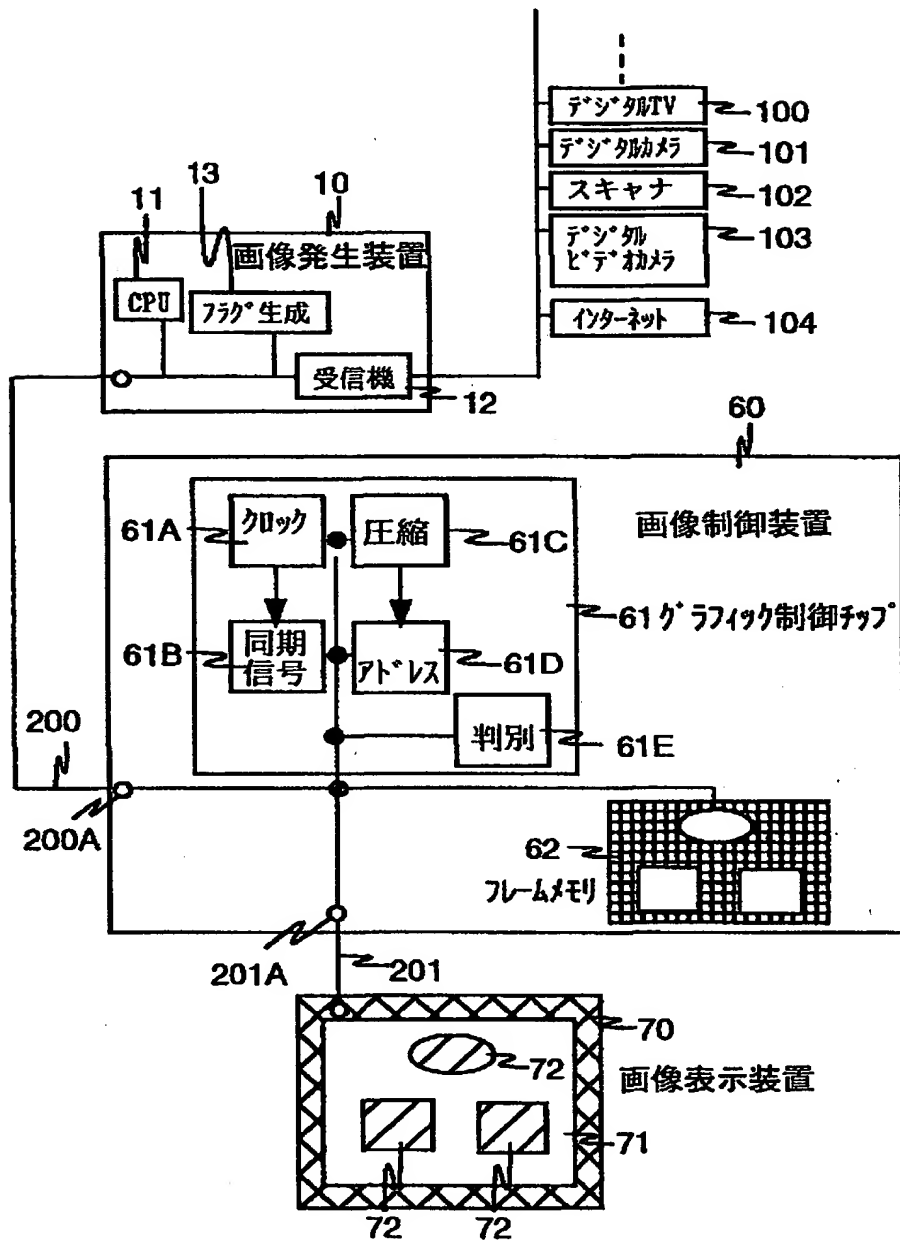
10…画像発生装置、11…CPU、12…受信機、13…フラグ生成回路、
14…動画静止画判別回路、15…デコーダ、20, 40…走査配線、21…ブ
ロック選択信号配線、22, 43…画像信号配線、23…第2のスイッチ、24
…第1のスイッチ、25, 42…ピクセル部、26, 44, 45, 49…対向電
極、27, 28, 29, 47, 48…コンタクト部、30…走査信号、31…画
像信号、32, 33…ブロック選択信号、34…1フレーム、35…静止画像表
示時間、35A…静止画像信号、36…動画像表示時間、36A…動画像信号、
37A…静止画像対向電極電位、37B…動画像対向電極電位、41, 153…
スイッチ、46…画素電極、50A, 50B, 50C, 50D…1画素、50*
R…赤表示1ピクセル、50*G…緑表示1ピクセル、50*B…青表示1ピク
セル、60…画像制御装置、61…グラフィック制御チップ、61A…クロック
生成回路、61B…同期信号生成回路、61C…ブロック圧縮回路、61D…ア
ドレス生成回路、61E…ブロック情報判別回路、62…メモリ、63…動き補
正n倍速データ生成回路、70…画像表示装置、71…静止画表示エリア、72
…動画表示エリア、100…デジタルTV、101…デジタルカメラ、102…
スキャナ、103…デジタルビデオカメラ、104…インターネット、150…
D/A変換器、151…電圧レベル変換器、152…アンプ、200…画像情報
伝送バス、200A…入力インターフェース、201…画像情報伝送ケーブル、
201A…出力インターフェース、300…動画データ、301…1画面分の動
画データ領域、310…低速動画データ、311…1画面分の低速動画データ、
320…静止画データ、321…1画面分の静止画データ領域、400…動画用
垂直同期信号、401…静止画用垂直同期信号、410…ブロック判別信号、
500, 501…元画像データ、510…静止画非圧縮画像データ、511,
512, 513, 514…静止画圧縮画像データ、520, 521, 522…低
速動画圧縮データ、530, 531, 532, 533, 534…動画圧縮画像デ
ータ、600…放送局、601…動画画像、602…静止画画像、603, 606

…メモリ、604…データフォーマット記述領域、605…圧縮画像データ、
610…伝送路、611…受信路、701…グラフィック制御チップ、702…
信号制御回路、703…Xドライバ、704…Yドライバ、705…信号供給回
路、706…共通電位発生回路、707…X信号線、708…Y信号線、709
…クロック線、710…液晶駆動信号線、711…画素、712…ブロック単位
、713…共通電圧線、714…XY演算回路部、715…信号比較器、716
…スイッチ、717…液晶層。

【書類名】 図面

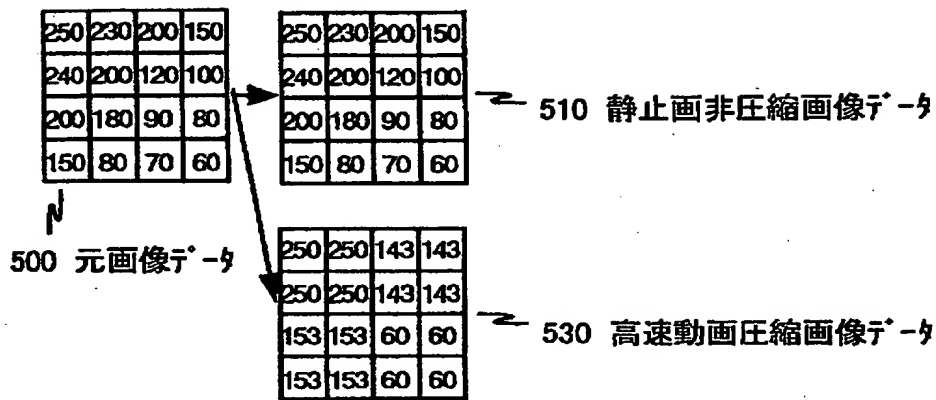
【図 1】

図 1



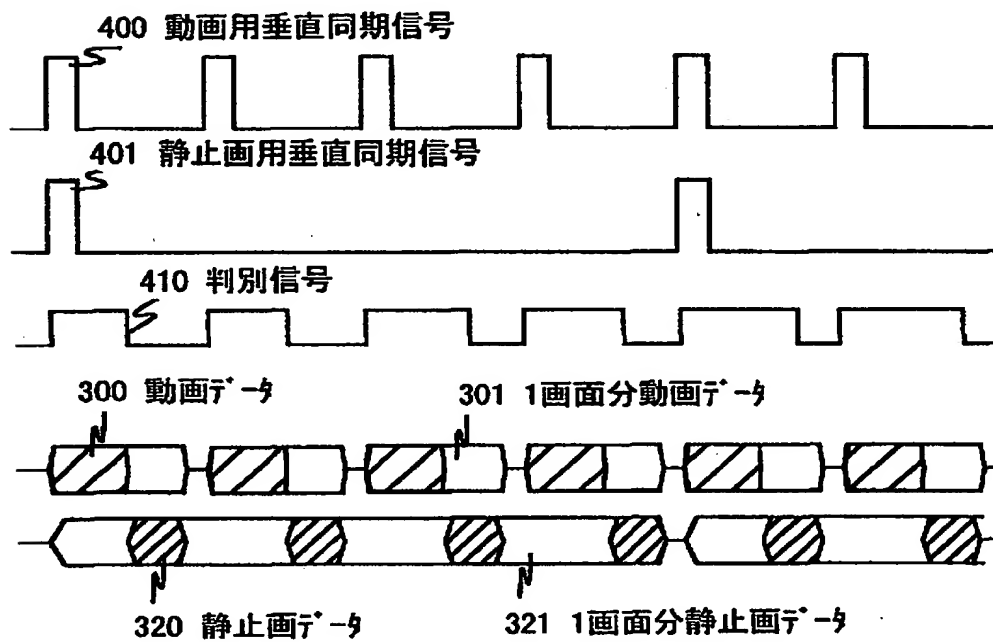
【図 2】

図 2



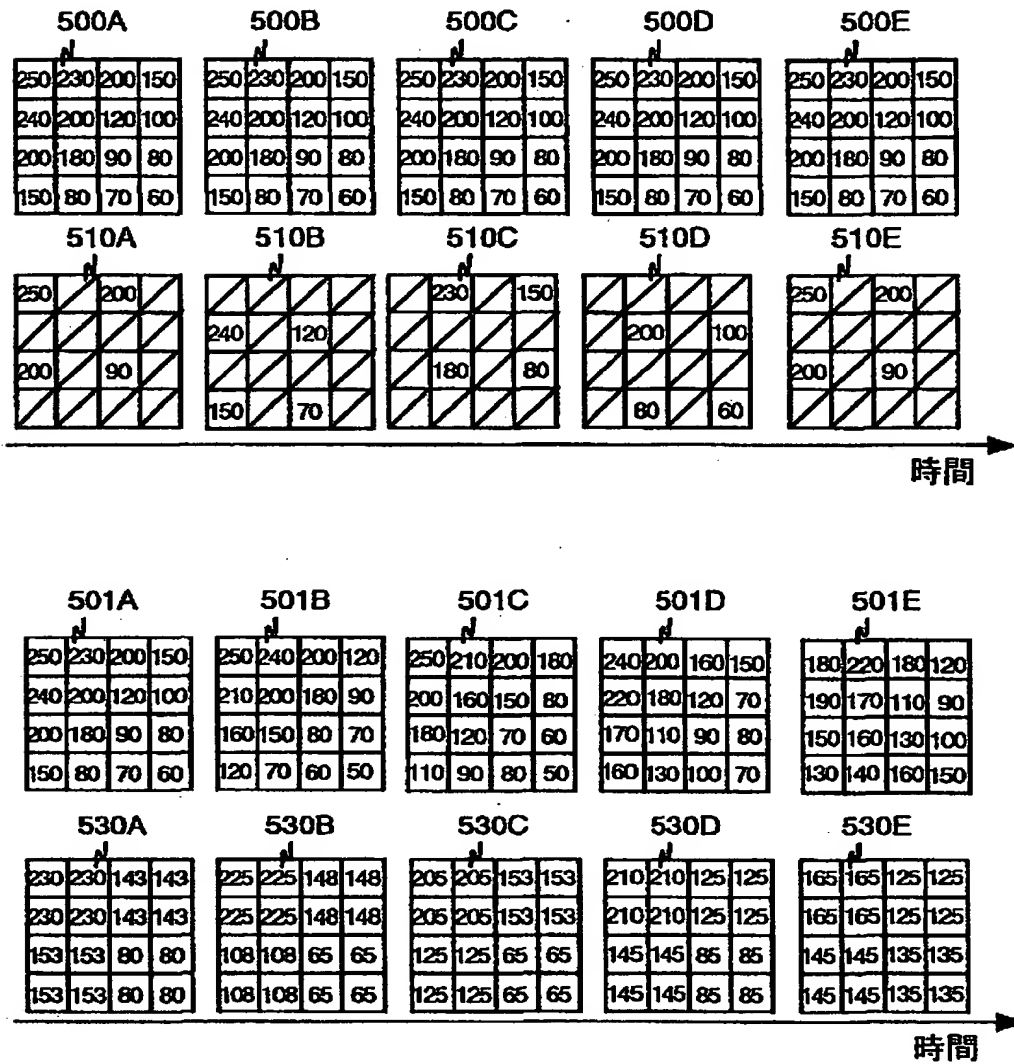
【図 3】

図 3



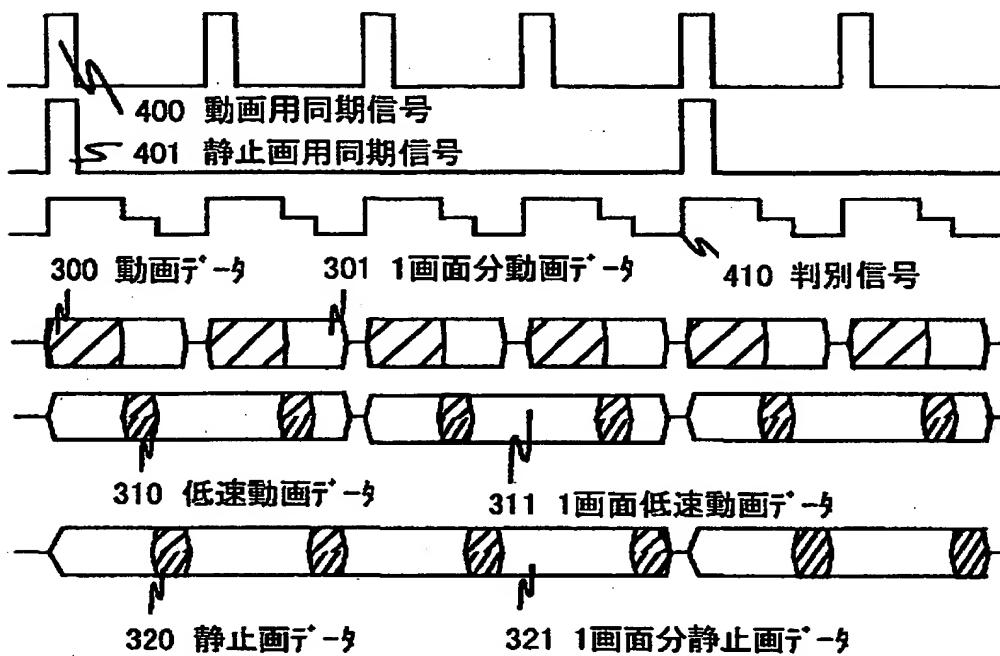
【図 4】

図 4



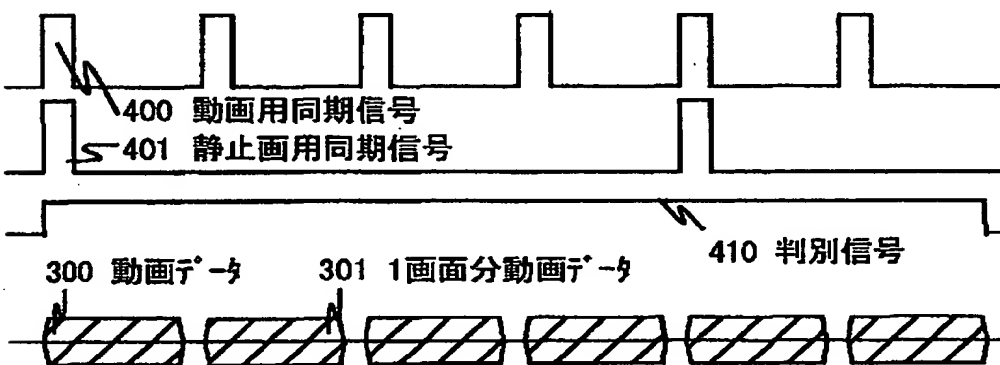
【図 5】

図 5



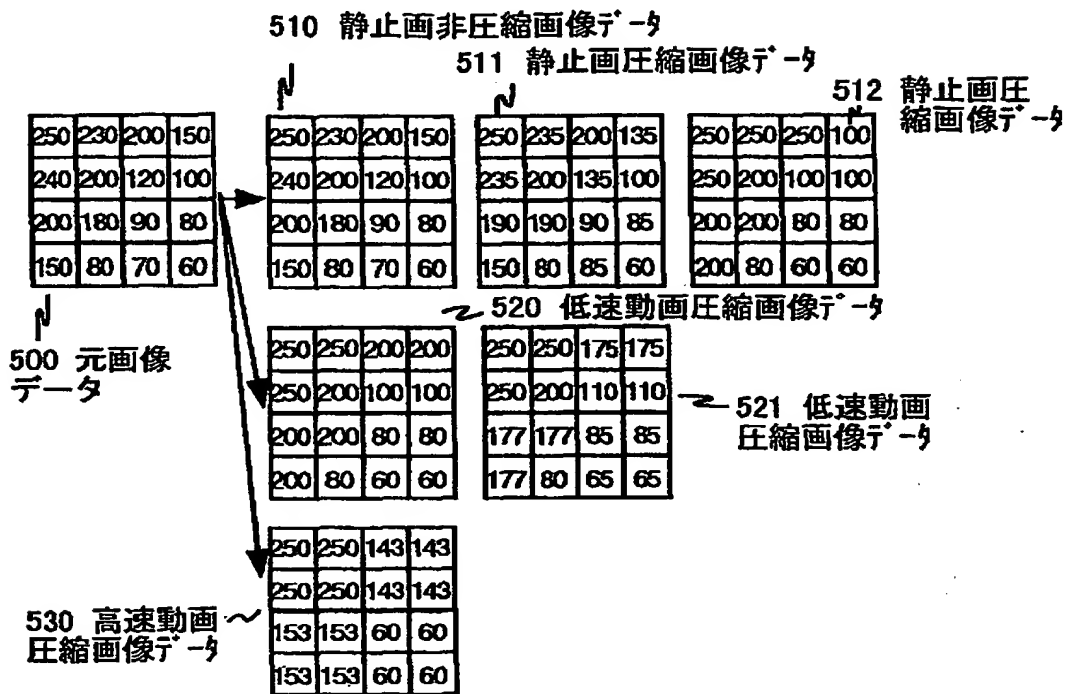
【図 6】

図 6



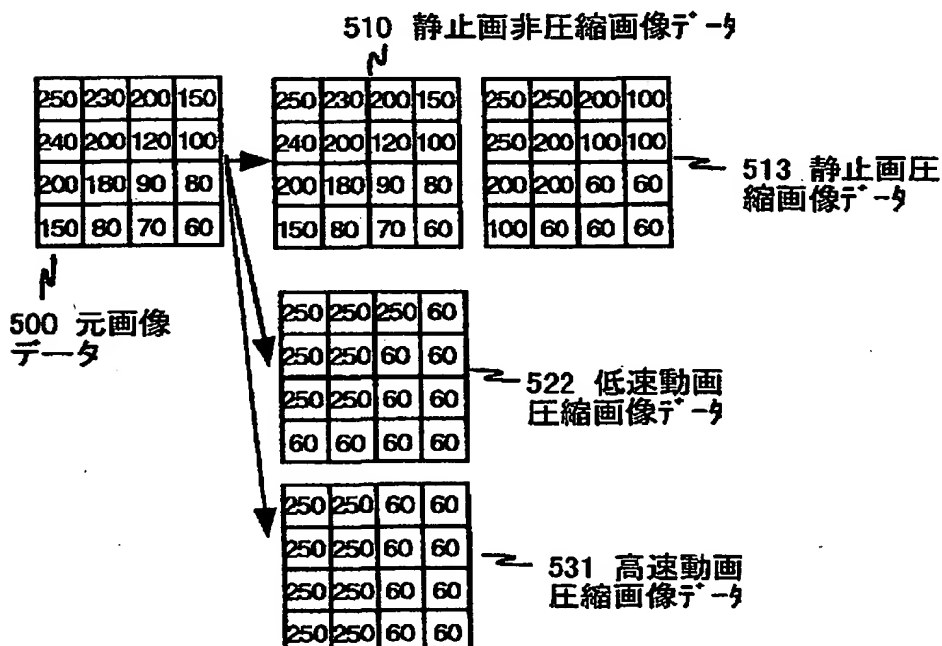
【図 7】

図 7



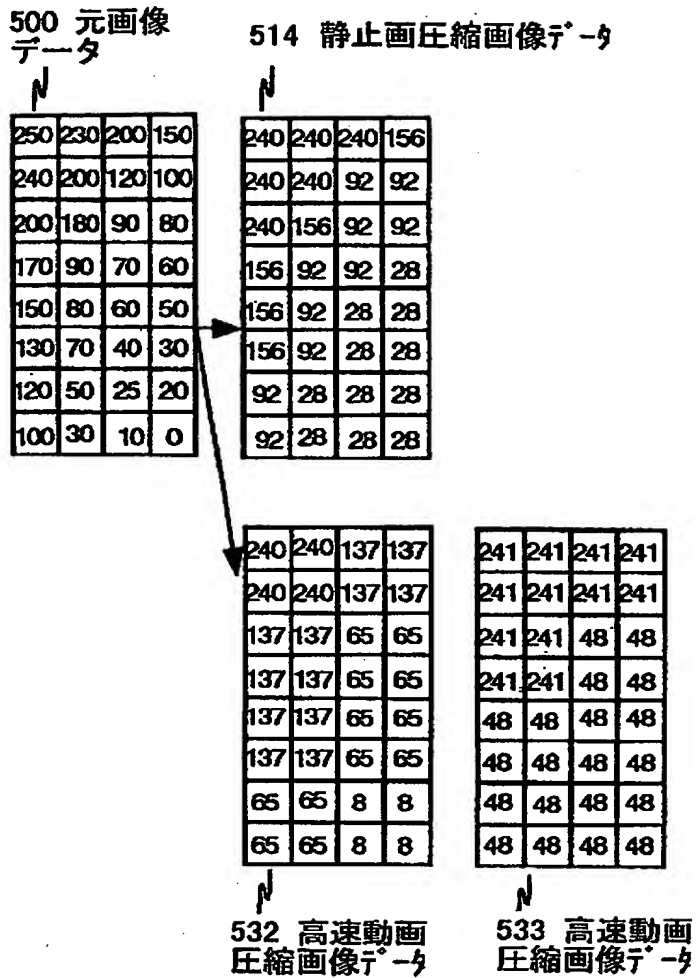
【図 8】

図 8



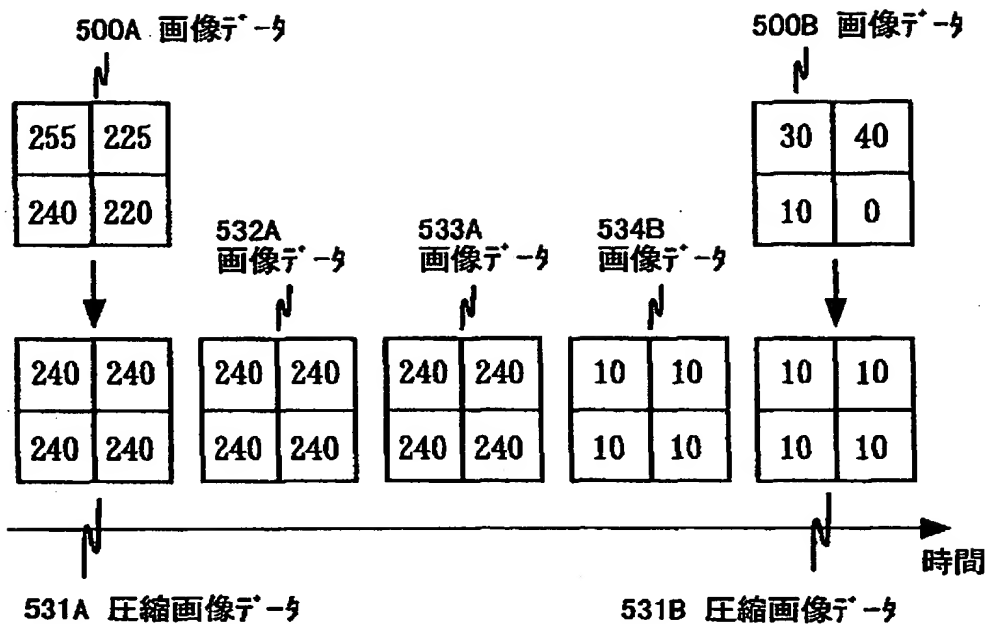
【図 9】

図 9



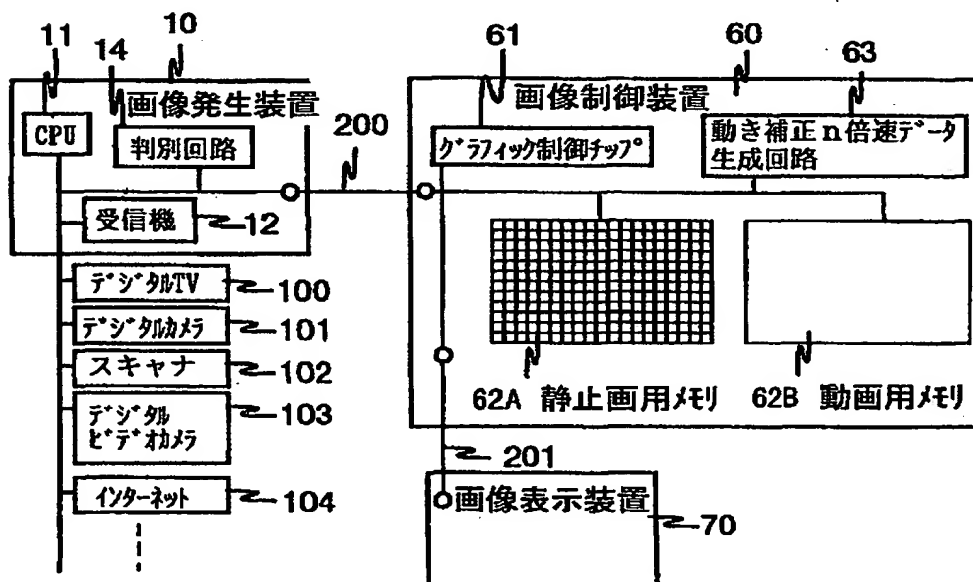
【図10】

図 10



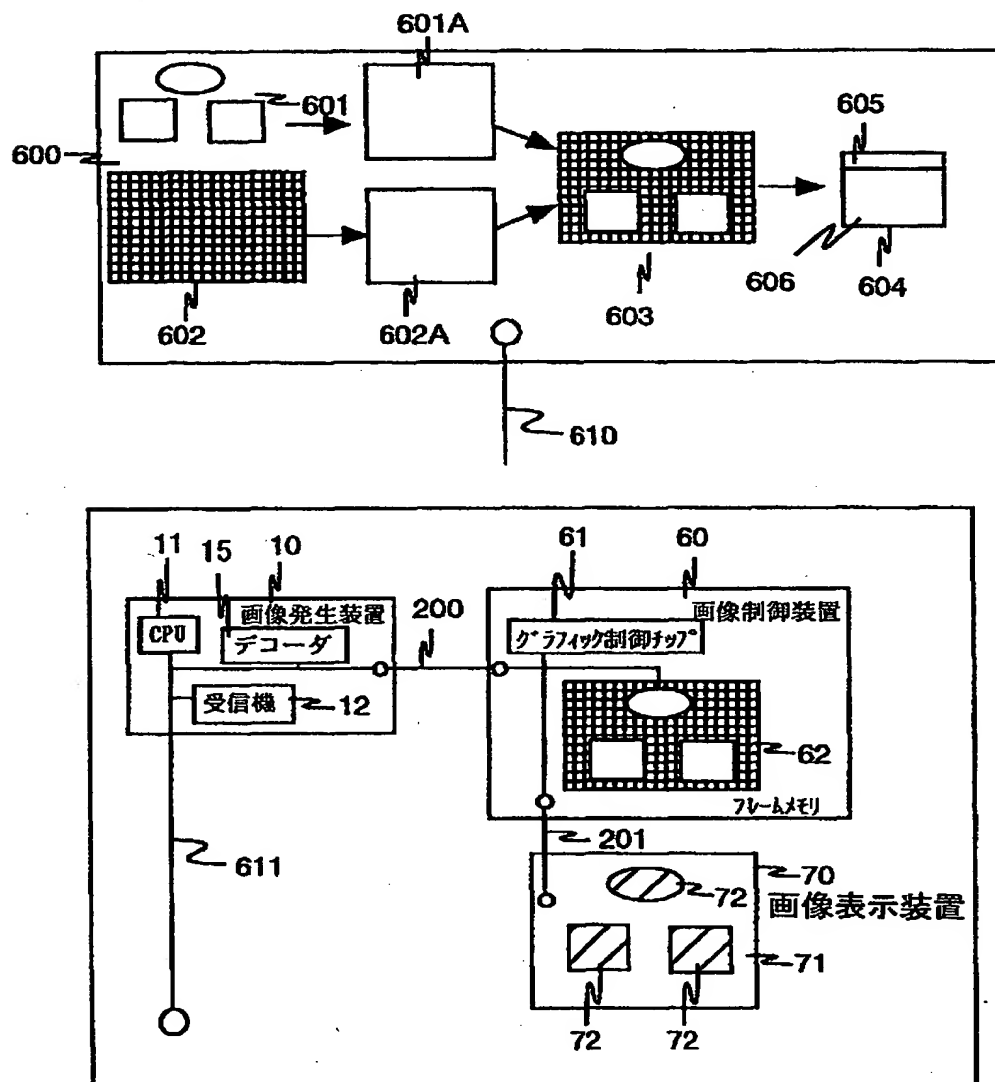
【図11】

図 11



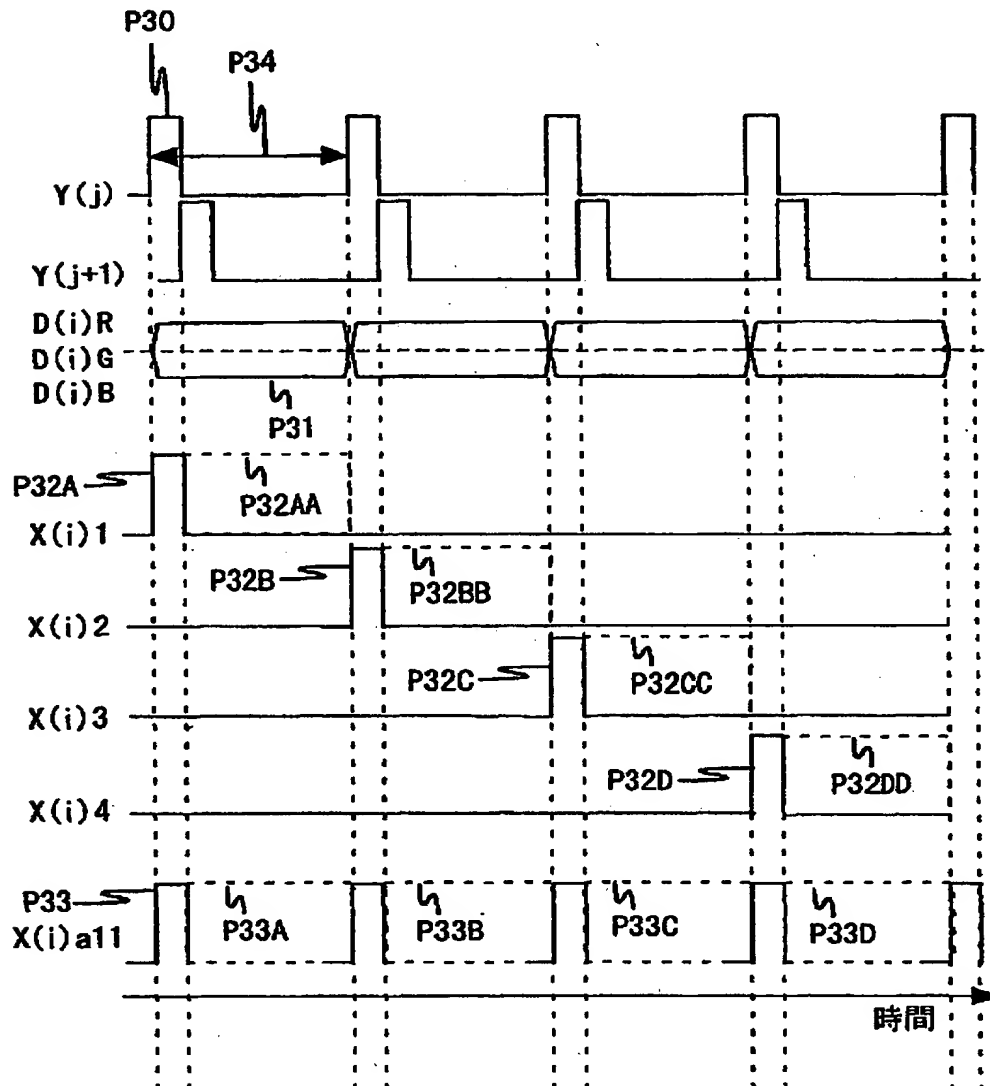
【図12】

図 12



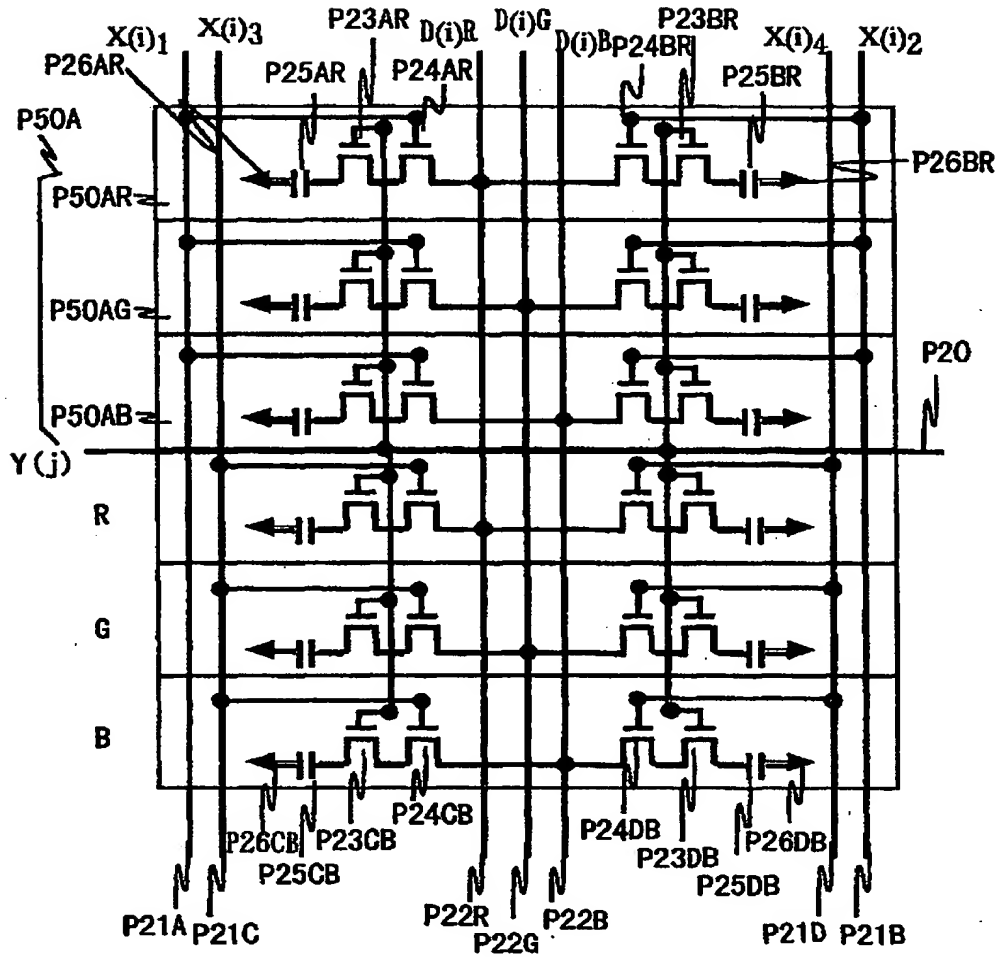
【図14】

図 14



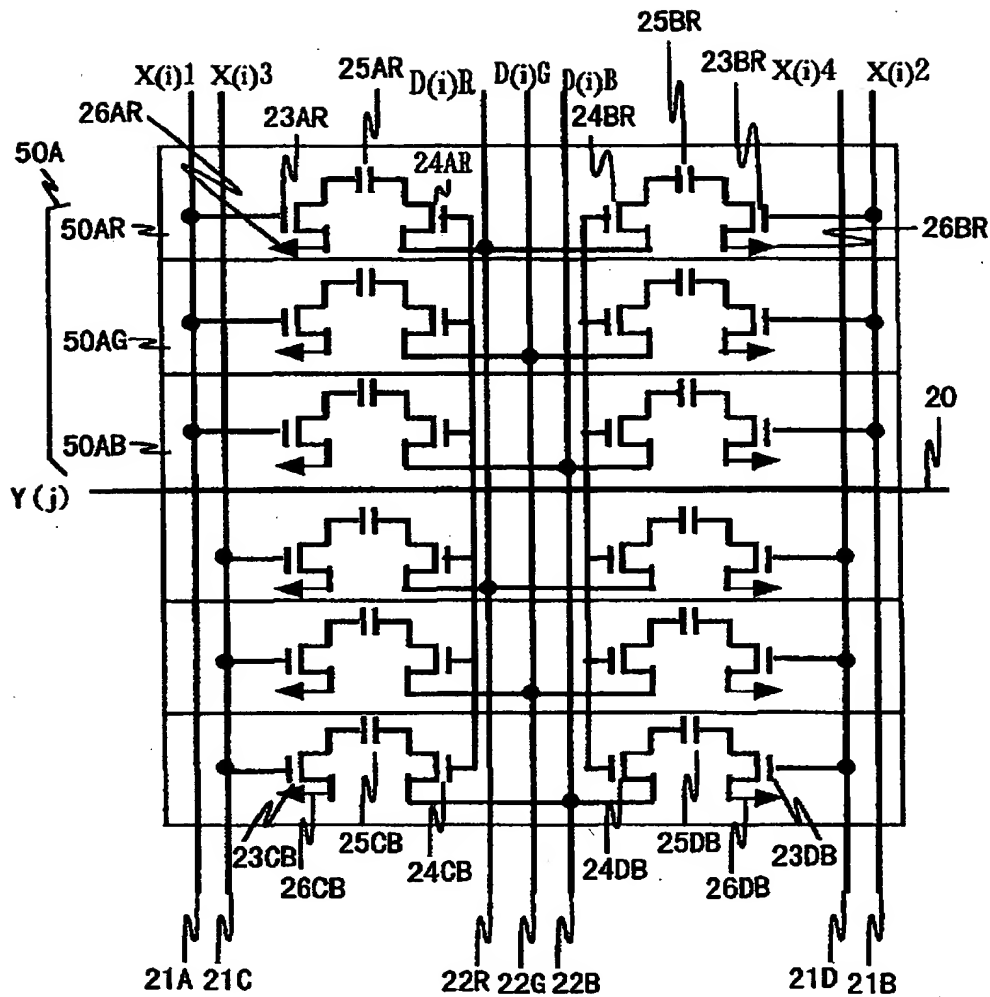
【図 15】

図 15



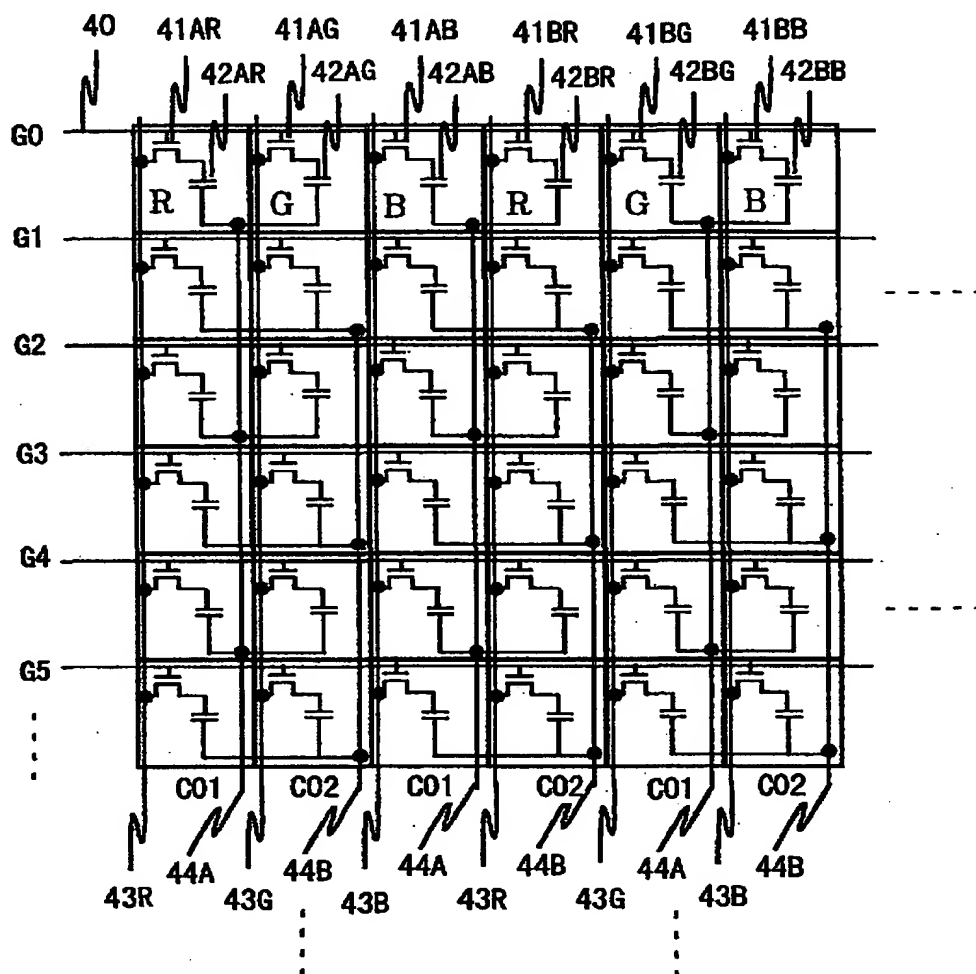
【図 16】

図 16



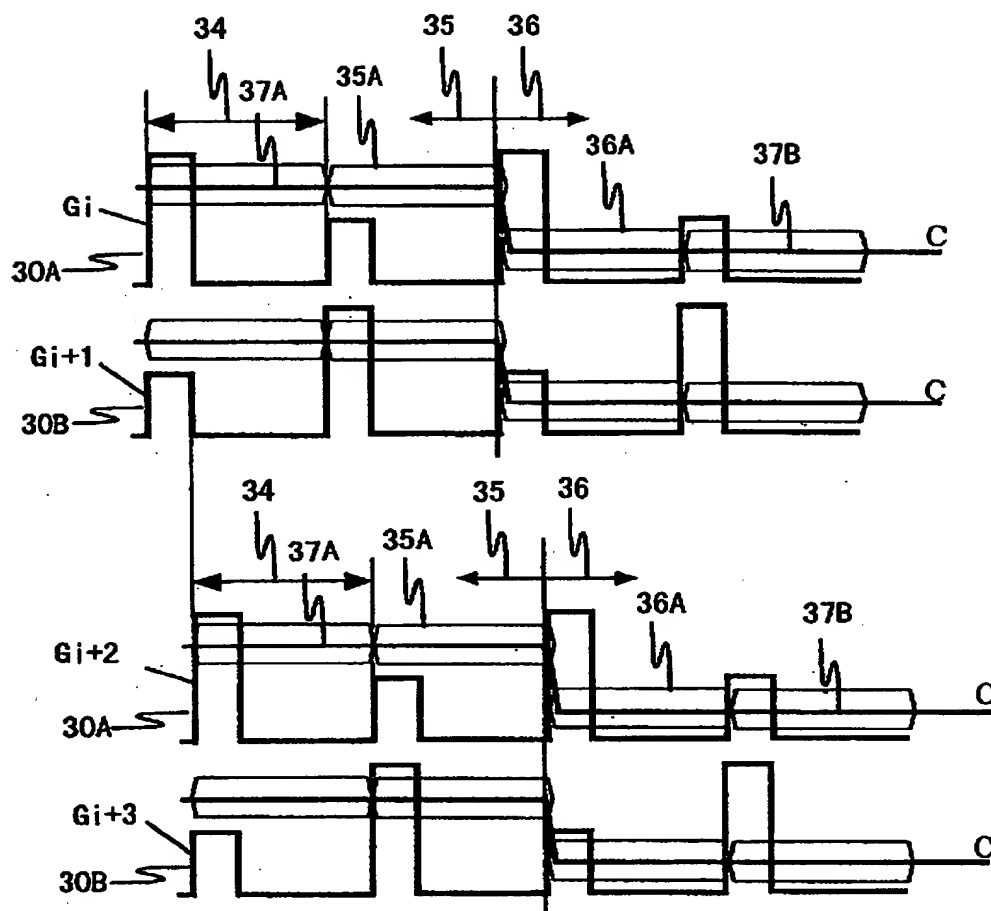
【図 17】

図 17



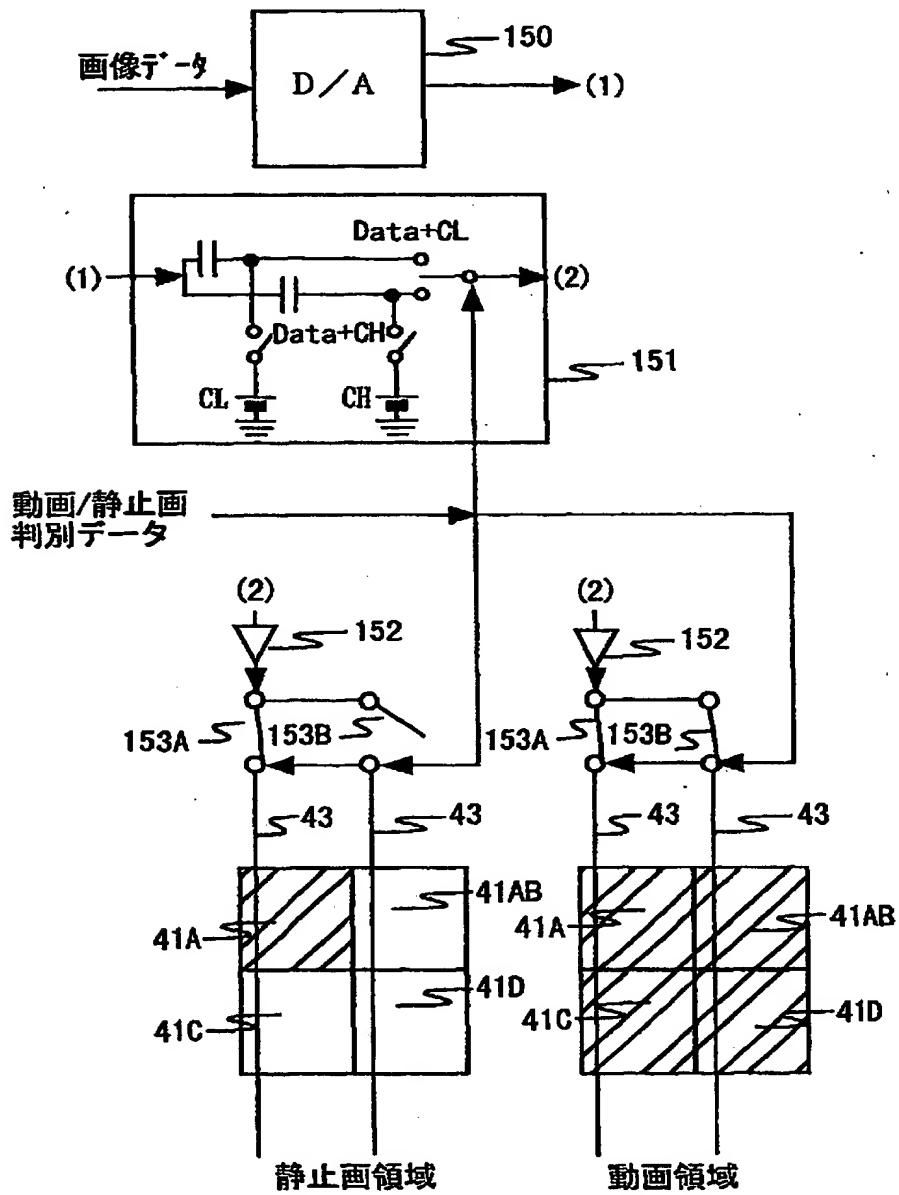
【図 18】

圖 18



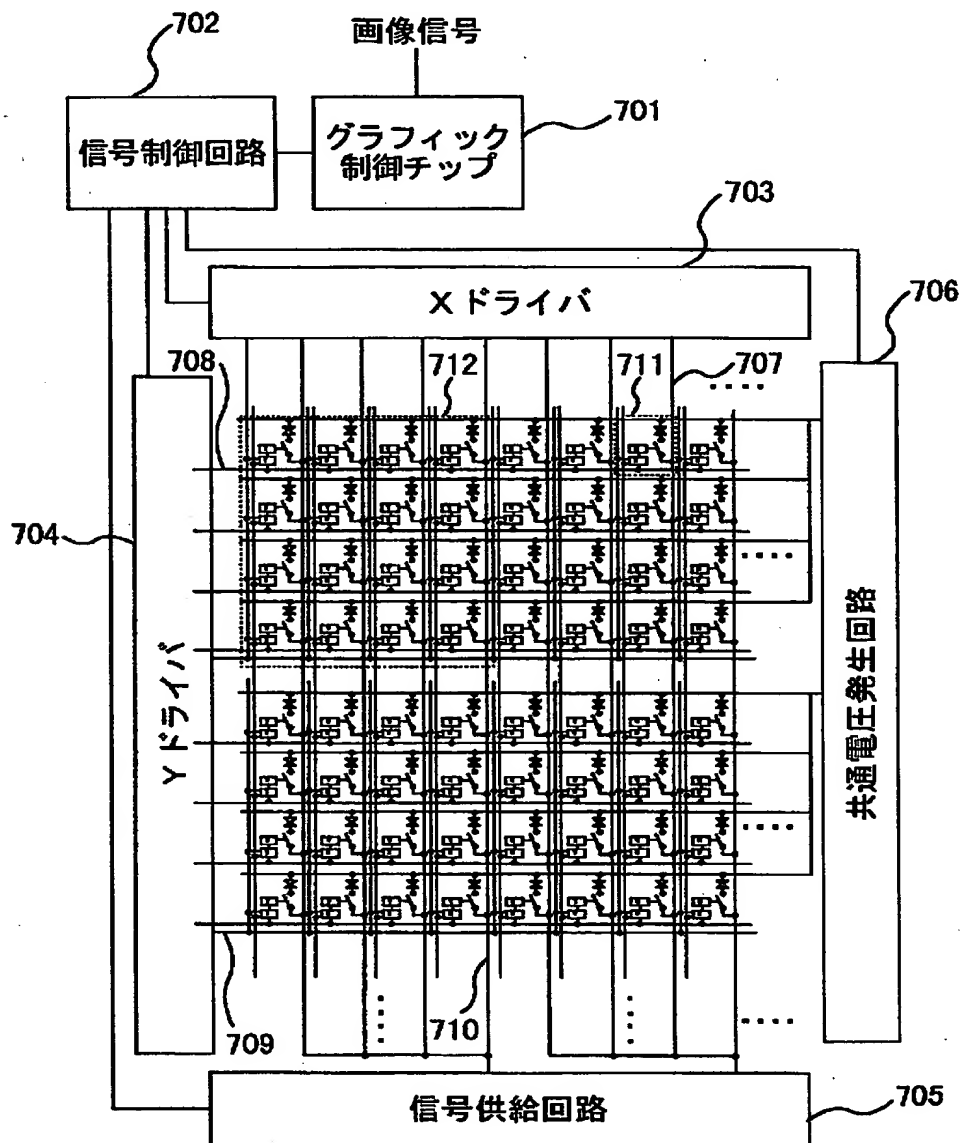
【図19】

図 19



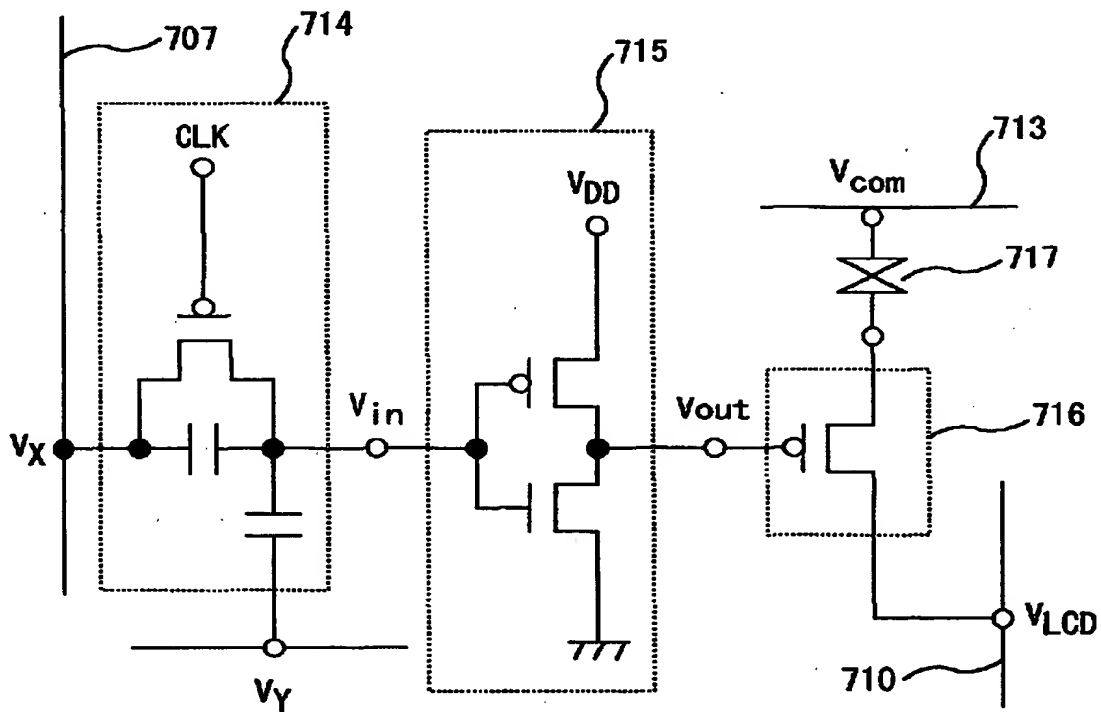
【図 20】

圖 20



【図 22】

図 22



【書類名】 要約書

【要約】

【課題】

高精細かつ高速動画表示が可能な表示装置を提供する。

【解決手段】

画像表示装置と、制御装置と、を有する画像表示システムであって、制御装置は、ブロック判別回路部と、画像処理部と、記憶部と、同期信号生成部と、を有し、ブロック判別回路部は、動画若しくは静止画を判別し、判別結果に応じて前記画像情報の処理を異ならしめ、判別結果が動画像の場合に処理された画像情報の階調が前記判別結果が静止画像の場合に処理された画像情報の階調よりも低くする。これにより、人間の認識度が低い情報を削減し、実質的に高精細画像表示，高速動画表示ができる。

【選択図】 図1

認定・付加情報

特許出願の番号	特願2001-030374
受付番号	50100168153
書類名	特許願
担当官	第一担当上席 0090
作成日	平成13年 2月 8日

<認定情報・付加情報>

【提出日】	平成13年 2月 7日
-------	-------------

出 願 人 履 歴 情 報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都千代田区神田駿河台4丁目6番地
氏 名 株式会社日立製作所